

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.316

О. Д. Азаров, М. Р. Обертюх

ВИСОКОЛІНІЙНІ ДВОТАКТНІ БАЛАНСНІ БУФЕРИ
НАПРУГИ НА БІПОЛЯРНИХ ТРАНЗИСТОРАХ

Вінницький національний технічний університет, м. Вінниця

Анотація. У статті розглянуті і проаналізовані схеми високолінійних швидкодіючих двотактних буферів напруги, побудованих на біполярних транзисторах. Обґрунтована актуальність і практична доцільність створення даного типу буферів напруги для отримання низької похибки лінійності й високої швидкодії. Запропоновано підхід до побудови буферів напруги, який базується на застосуванні відбивачів струму, які функціонують у двотактному балансовому режимі. Розглянуто і проаналізовано наступні двотактні буфери напруги: найпростіша схема; схема із входними підсилювальними каскадами; схема із компенсацією вхідного струму; схема із входними каскадами на складених транзисторах Шиклаї. Для вказаних схем складені математичні моделі таких статичних характеристик як: малосигнальний коефіцієнт передачі напруги, похибка масштабу передатної характеристики, вхідний опір і навантажувальна здатність. Запропоновані буфери напруги зі зменшеним вихідним опором для чого додатково в схему введено двотактні підсилювачі постійного струму, охоплені глибоким від'ємним зворотнім зв'язком. Здійснено комп'ютерне моделювання статичних і динамічних характеристик запропонованих схем буферів напруги, зроблено порівняльний аналіз отриманих результатів і надано рекомендації щодо їх використання.

Ключові слова: буфери напруги, двотактні підсилювачі струму, вхідний опір, вихідний опір.

Аннотация. В статье рассмотрены и проанализированы схемы высоколинейных быстродействующих двухтактных буферов напряжения, построенных на биполярных транзисторах. Обоснована актуальность и практическая целесообразность создания данного типа буферов напряжения для получения низкой погрешности линейности и высокого быстродействия. Предложен подход к построению буферов напряжения, основанный на применении отражателей тока, которые функционируют в двухтактном балансном режиме. Рассмотрены и проанализированы следующие двухтактные буфера напряжения: простейшая схема; схема с входными усилительными каскадами; схема с компенсацией входного тока; схема с входными каскадами на составных транзисторах Шиклаи. Для указанных схем составлены математические модели таких статических характеристик как: малосигнальный коэффициент передачи напряжения, погрешность масштаба передаточной характеристики, входное сопротивление и нагрузочная способность. Предложены буферы напряжения с уменьшенным выходным сопротивлением, для чего дополнительно в схему введены двухтактные усилители постоянного тока, охваченные глубокой отрицательной обратной связью. Осуществлено компьютерное моделирование статических и динамических характеристик предложенных схем буферов напряжения, сделан сравнительный анализ полученных результатов и даны рекомендации по их использованию.

Ключевые слова: буферы напряжения, двухтактные усилители тока, входное сопротивление, выходное сопротивление.

Abstract. The paper considers and analyzes schemes of high-linear high-speed push-pull voltage buffers built on bipolar transistors. The relevance and practical advisability of creating this type of voltage buffers is substantiated for obtaining a low linearity error and high speed. An approach to the construction of voltage buffers based on the use of current reflectors, which operate in a push-pull balance mode, is proposed. The following push-pull voltage buffers are considered and analyzed: the simplest scheme; a circuit with input amplifier stage cascades; circuit with input current compensation; circuit with input cascades on composite transistors Shiklai. For these schemes, mathematical models of such static characteristics as: low-signal voltage transfer coefficient, scale error of transmission characteristic, input resistance and load capacity are compiled. Voltage buffers with reduced output impedance are proposed, for which push-pull direct current amplifiers covered by deep negative feedback, are involved in the circuit. The computer simulation of the static and dynamic characteristics of the proposed voltage buffer schemes was carried out, a comparative analysis of the results obtained and recommendations for their use were made.

Key words: voltage buffers, push-pull current amplifiers, input impedance, output impedance.

Вступ

Буфери напруги (БН) [1,2] використовуються в різноманітних системах і пристроях для збільшення потужності сигналів, що надходять із різноманітних давачів на входи системних АЦП [3-4]. БН також застосовуються, як складові частини ЦАП для забезпечення достатньої навантажувальної здатності останніх. При цьому слід зазначити, що статичні й динамічні характеристики згаданих буферів не повинні погіршувати метрологічні характеристики аналого-цифрових і цифроаналогових каналів перетворення.

Актуальність

Статичні похибки БН у першу чергу визначаються лінійністю вольт-амперних характеристик біполярних транзисторів [5], на яких вони побудовані. Тому під час побудови схем буферів треба вибирати таку їх конфігурацію, щоб уникнути прикладення значних приrostів напруг на переходах колектор-емітер. Для досягнення високих динамічних характеристик БН треба максимально використовувати принцип перетворення і підсилення струмів. Це обумовлено тим, що більша частина паразитних параметрів інтегральних схем являє собою ємності [6,7]. Тому, якщо за носій сигналу вибирати струм, а на напругу, то можна уникнути прикладення великих приrostів напруг до паразитних ємностей. Слід також зазначити, що навіть тоді, коли треба здійснювати підсилення напруг, доцільно напругу вхідного сигналу перетворювати на струм, потім підсилити його, а на виході схем струм знову перетворювати на напругу. При цьому біполярний транзистор можна з успіхом використовувати аж до граничної частоти. Водночас, треба зауважити, що визначений підхід побудови БН недостатньо освітлено в науково-технічній літера-

турі, тому тема статті, присвячена високолінійним двотактним балансним буферам на біполярних транзисторах, є актуально.

Мета досліджень

Створення високолінійних швидкодіючих двотактних БН, побудованих на біполярних транзисторах.

Задачі досліджень

1. Запропонувати й проаналізувати схеми двотактних БН, в яких прирости напруг на переходах колектор-емітер транзисторів ядра будуть мінімальними, а змінення напруг по діапазону передатної характеристики матимуть місце лише у вихідних каскадах, що дозволить зменшити статичні похибки.
2. Скласти математичні моделі статичних характеристик БН, малосигнального коефіцієнту передачі напруги, похибки масштабу передатної характеристики, вхідного опору і навантажувальної здатності при заданій похибці масштабу.
3. Здійснити комп'ютерне моделювання статичних і динамічних характеристик розглянутих схем БН, оцінити кількісні значення похибок лінійності передатної характеристики, струм і напругу зсуву нуля, швидкість зростання вхідного сигналу, час усталення перехідної характеристики, зробити порівняльний аналіз отриманих результатів.

Розв'язання поставлених задач

Двотактна структура БН повинна забезпечити можливість функціонування в режимі, коли вхідна ($U_{ВХ}$) і вихідна ($U_{ВІХ}$) напруги є двополярними, а вихідний струм $I_{ВІХ}$ може як втікати, так і витікати в навантаження. Традиційно, таким вимогам задовольняє схема, побудована на базі операційного підсилювача (ОП), проте вона не може забезпечити високої швидкодії, коли $\pm U_{ВХ}$ змінюється стрибкоподібно. Це пов'язано з тим, що вхідний диференційний каскад ОП при цьому виходить з лінійного режиму і потрібен час на відновлення балансу між входом і виходом.

Автори пропонують інший підхід до побудови БН, який базується на застосуванні відбивачів струму (ВС), які функціонують у двотактному балансовому режимі. Найпростішу схему такого пристрою наведено на рис. 1а.

Вона містить два відбивачі струму ВС1 і ВС2. Кожен з них побудовано за схемою Уілсона [6,7], причому ВС1 зібрано на транзисторах Т1-Т3, а ВС2 – на транзисторах Т4-Т6. Для задання потрібних робочих точок використовуються генератори робочого струму I_p . Входом БН є точка об'єднання емітерів Т1 і Т4, а виходом – Т3 і Т5. Схема працює таким чином. Джерело $\pm U_{ВХ}$ (R_I – внутрішній опір), підключене до входу, генерує напругу, яка змінює потенціал точки А відносно точки Б. При цьому, якщо $U_{ВХ}$ має додатну полярність, то Т1 призакривається, а Т4 привідкривається. Це викликає привідкривання Т3 і призакривання Т6. Відповідно струм I' збільшується, а I'' зменшується. Ці струми через транзистори Т3 і Т5 подаються на вихід схеми, до якого підключено резистор навантаження R_H , напруга на якому ($U_{ВІХ}$) починає збільшуватися. Процес продовжується доти, доки схема не збалансується, а різниця потенціалів $U_{АБ}$ не наблизиться до нуля. Якщо $U_{ВХ}$ має від'ємну полярність, то Т1 привідкривається, а Т3 призакривається. Водночас, Т4 призакривається, а Т6 привідкривається і $U_{ВІХ}$ стає від'ємною. Точність відслідковування напругою $U_{ВІХ}$ вхідної $\pm U_{ВХ}$ залежить від глибини від'ємного зворотного зв'язку, значення вхідного струму $I_{ВІХ}$, а також від падіння вхідної напруги на R_I .

Розглянемо статичні характеристики цього БН. Вхідний малосигнальний опір $r_{ВХ}$ з урахуванням внутрішнього від'ємного зворотного зв'язку визначається у вигляді

$$r_{ВХ} = R_H \cdot K'_I,$$

де R_H – значення опору навантаження; $K'_I = 2 \cdot \beta' \cdot \beta'' / (\beta' + \beta'')$ – наскрізний коефіцієнт передачі зі входу на вихід; β' – малосигнальний коефіцієнт підсилення струму п-р-п транзистора Т3, β'' – малосигнальний коефіцієнт підсилення струму р-п-р транзистора Т6. Вихідний опір $r_{ВІХ}$ у значній мірі залежить від опорів емітерів Т3 і Т5, а ті у свою чергу від I_p . Крім того певний вплив здійснюють базові опори Т3 і Т5. Таким чином

$$r_{ВІХ} = r_E + \frac{r_{Б3} + r_{Б5}}{K_I},$$

де $r_E = \phi_T / I_E$ – мало сигнальний опір емітерних переходів Т3 і Т5, ϕ_T – термопотенціал, $r_{Б3}$ і $r_{Б5}$ – опори базових переходів. При $I_p = 1 \text{ мА}$ $r_{ВІХ} \approx 30 \text{ Ом}$. Слід зазначити, що особливістю розглянутої схеми є те, що навіть невелика різниця ΔI_p значень робочих струмів I_p призведе до появи паразитного струму

на вході БН, тобто похибки зсуву нуля. У зв'язку з цим такий варіант його побудови може бути рекомендований для роботи з малими робочими струмами на рівні 50-100мкА, що істотно погіршить навантажувальну здатність.

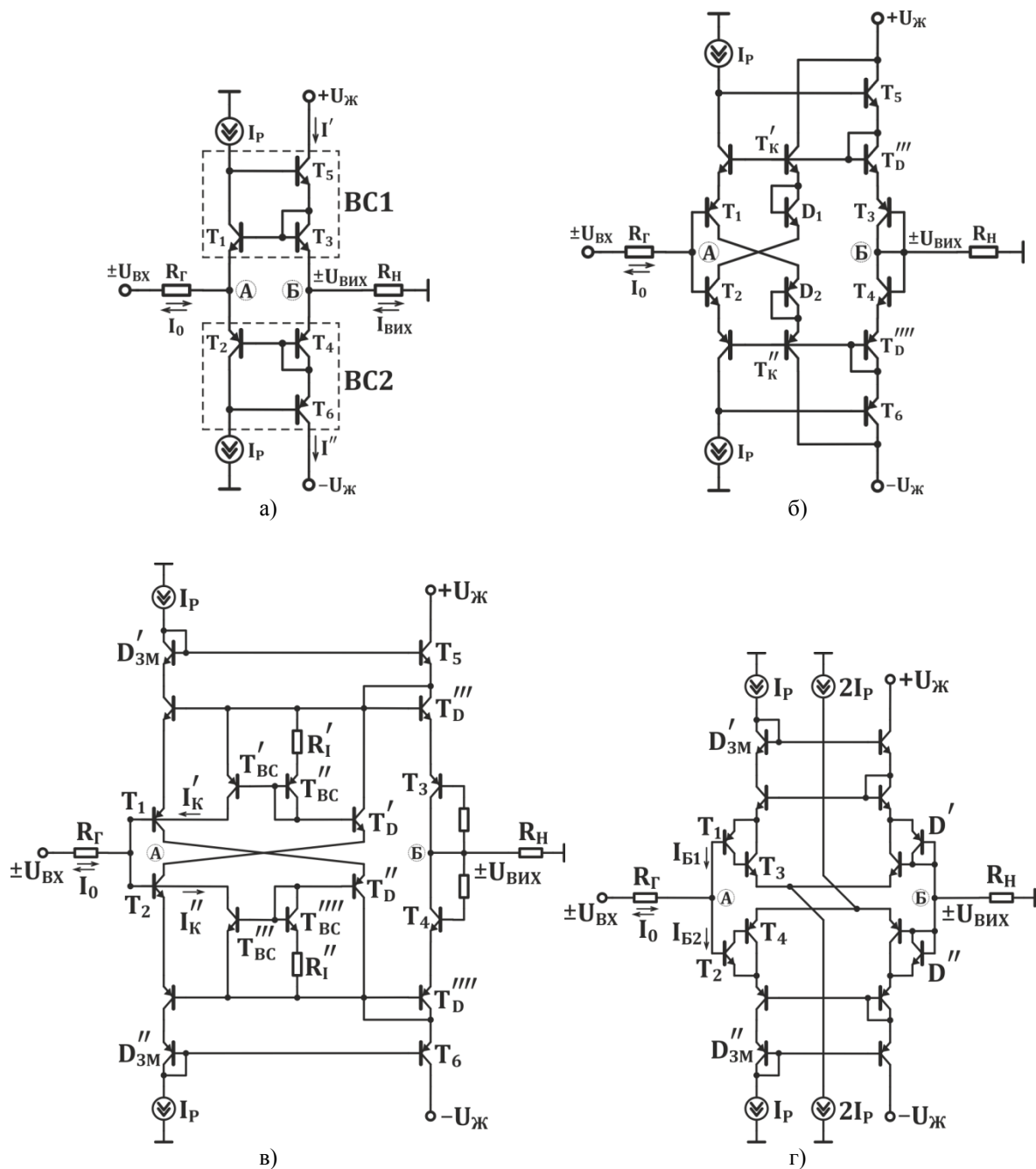


Рисунок 1 – Двотактні БН: а) найпростіша схема; б) із вхідними підсилювальними каскадами; в) із компенсацією I_{BX} ; г) із вхідними каскадами на складених транзисторах Шиклаї.

Кращі характеристики має схема, наведена на рис. 1б, прототип якої розглянуто у [2]. Вона додатково містить вхідний двотактний каскад на транзисторах T_1 і T_2 , а також вихідний каскад на транзисторах T_3 і T_4 . Крім того у схему додатково уведено T'_K і T''_K і діоди зміщення D_1 і D_2 для блокування зміни колекторних напруг колектор-емітер T_1 і T_2 , а також симетрування їх робочих точок відносно T_3 і T_4 .

Оцінімо статичні характеристики цього БН. Зазначимо, що оскільки у схему додатково введено підсилювальні транзистори T_1 і T_2 , то вхідний опір збільшиться. Його значення буде дорівнювати

$$r_{BX} = R_H \cdot K_I'',$$

де на основі [8] маємо

$$K_I'' = \frac{2 \cdot (\beta' \cdot \beta'') \cdot (\beta' \cdot \beta'')}{\beta' \cdot \beta'' + \beta' \cdot \beta''} = \beta' \cdot \beta'',$$

що істотно більше ніж K_I' . Неважко показати, що вихідний опір $r_{вих}$ буде приблизно такий самий, як у першій схемі. Слід зазначити, що істотним недоліком схеми є наявність постійного струму зсуву нуля I_0 , який виникає внаслідок різниці (у $1.5 \div 2$ рази) статичних коефіцієнтів передачі β_1 і β_2 вхідних транзисторів. Падіння напруги на R_H внаслідок протікання цього струму протікання цього струму призведе до появи додаткової методичної похибки зсуву нуля.

Істотно (на два порядки) зменшити значення I_0 можна шляхом компенсації базових струмів T_1 і T_2 , що реалізовано у схемі БН, наведеної на рис. 1в. Вона додатково містить два генератори компенсуючих струмів I_K' і I_K'' , давачами яких є транзистори T_D' і T_D'' . Бази цих транзисторів підключено до давачів струмів, побудованих на транзисторах, T_{BC}' , T_{BC}'' і T_{BC}''' , T_{BC}'''' відповідно. Резистори R_I' і R_I'' слугують для тонкого налаштування значень I_K' і I_K'' . Значення I_0 буде наближатися до нуля за умови досягнення рівності

$$I_{B1} + I_K' = I_{B2} + I_K'',$$

що можна реалізувати підбором значень R_I' і R_I'' . При цьому слід зазначити, що один з цих резисторів можна взагалі не використовувати.

Для визначення вхідного опору цього БН відзначимо, що у вхідних колах схеми діє додатній двоко-
нтурний зворотній зв'язок за струмом, який істотно збільшує значення r_{BX} порівняно зі схемою, наведеною на рис. 1б.

Згідно з теорією зворотних зв'язків [9] опір у точці А можна визначити у формі

$$r = \frac{r_{BX}^*}{1 - \frac{1}{2} \cdot \chi_1 - \frac{1}{2} \cdot \chi_2},$$

де r_{BX}^* – значення вхідного опору без впливу зворотних зв'язків; χ_1 і χ_2 – глибини зворотніх зв'язків відповідно у першому і другому контурах.

Перший контур складається з транзисторів T_1 і T_D' і другого відбивача струму на транзисторах T_{BC}'' і T_{BC}''' , а другий з транзисторів T_2 і T_D'' і першого відбивача струму на транзисторах T_{BC}' і T_{BC}'' . Зазначимо, що вхідний струм I_{BX} у точці А у малосигнальному режимі розгалужується навпіл, що і обґрунтовує появу коефіцієнтів $1/2$ перед χ_1 і χ_2 . При цьому

$$\chi_1 = \frac{\Delta I_{BX}}{\Delta I_K''}.$$

Обходячи нижній вхідний контур маємо малосигнальне співвідношення

$$\Delta I_K'' = \Delta I_{BD}'' \cdot K_{ПВС}'' = \frac{\Delta I_{ED}''}{1 + \beta_D''} \cdot K_{ПВС}'' = \frac{\Delta I_{B1} \cdot \beta_1}{1 + \beta_D''} \cdot K_{ПВС}'' = \frac{\Delta I_{BX} \cdot \beta_1}{1 + \beta_D''} \cdot K_{ПВС}''.$$

Підставляючи отримане значення $\Delta I_K''$ у вираз для χ_1 і враховуючи, що транзистори T_1 і T_D' , реалізовані в інтегральному виконанні і мають однакові β_1 і β_D'' , тобто $\Delta I_{BD}'' \approx \Delta I_{B1}$, маємо

$$\chi_1 \approx \frac{1}{K_{ПВС}''} \approx 1,0,$$

де $K_{ПВС}''$ – коефіцієнт передачі струму ВС2. Аналогічно можна показати, що і

$$\chi_2 \approx \frac{1}{K'_{ПВС}} \approx 1,0.$$

Таким чином, знаменник у формулі для $r_{ВХ}$ може мати досить низьке значення. При цьому регулюючи $K'_{ПВС}$ і $K''_{ПВС}$ шляхом підбору резисторів R'_1 і R''_1 теоретично можна зробити $r_{ВХ}$ нескінченно великим, а вхідний струм $I_{ВХ}$ наблизити до нуля.

Альтернативним варіантом зменшення I_0 є використання на вході БН складених транзисторів Шиклаї, схему якого наведено на рис. 1г. Тут Т1, Т2 і Т3, Т4 являють собою пари п-р-п і р-п-р транзисторів. Причому базові струми $I_{Б1}$ і $I_{Б2}$ транзисторів Т1 і Т2 будуть у β_1 і β_2 разів меншими, ніж у Т3 і Т4, враховуючи, що добутки $\beta_1 \cdot \beta_3 \approx \beta_2 \cdot \beta_4$, де β_1 – β_4 – статичні коефіцієнти підсилення, приблизно однакові, то I_0 може мати досить мале значення. Так, при $I_P = 1\text{мА}$, $\beta_1 = \beta_4 \approx 50$, $\beta_2 = \beta_3 \approx 100$, $|I_{Б1}| \approx |I_{Б2}| = 200\text{нА}$, а різниця $\Delta I_B = I_{Б1} - I_{Б2} < 5\text{нА}$.

Оцінимо навантажувальну здатність розглянутих БН, яку можна визначити через вихідний опір $r_{ВІХ}$. Для першої схеми наведеної на рис. 1а, $r_{ВІХ}$ можна представити у вигляді функції $r_{ВІХ} = f(I_P, R_T)$. Це обумовлене тим, що рівень робочого струму I_P задає малосигнальні опори вихідних діодів, реалізованих на транзисторах Т3 і Т5. До цього треба додати, що внаслідок невисокого внутрішнього коефіцієнта підсилення струму K_I значення власного опору генератора вхідної напруги також впливатиме на навантажувальну здатність. Беручи до уваги, що Т3 і Т5 у діодному вмиканні включено на паралельну роботу, остаточно можемо записати

$$r_{ВІХ} = r'_D \parallel r''_D + \frac{R_T}{K_I},$$

де $r'_D = r_E + r_{Б3}/\beta_3$ і $r''_D = r_E + r_{Б5}/\beta_5$ – малосигнальні опори емітерних переходів Т3 і Т5; $r_{Б3}$ і $r_{Б5}$ – опори базових переходів; $K_I = 2 \cdot \beta' \cdot \beta'' / (\beta' + \beta'')$ – малосигнальні коефіцієнти підсилення струму. Підставляючи значення r'_D , r''_D , K_I у вихідну формулу і спрощуючи її остаточно маємо

$$r_{ВІХ} = \frac{r_E}{2} \cdot \frac{r_E \cdot \beta_3 \cdot \beta_5 + r_{Б5} \cdot \beta_3 + r_{Б3} \cdot \beta_5 + r_{Б3} \cdot r_{Б5} / r_E}{r_E \cdot \beta_3 \cdot \beta_5 + (r_{Б5} \cdot \beta_3 + r_{Б3} \cdot \beta_5) / 2} + \frac{R_T}{2} \cdot \frac{\beta' \cdot \beta''}{\beta' + \beta''}. \quad (1)$$

При $I_P = 1\text{мА}$, $r_{ВІХ} \approx 30\text{Ом}$.

Схеми БН, наведені на рис. 1б, 1в містять вхідні підсилювальні каскади на транзисторах Т1 і Т2, і тому вплив R_T на навантажувальну здатність тут істотно менше. Водночас, у вихідних каскадах обох схем з'явилися додаткові транзистори у діодному вмиканні, відповідно Т''_Д і Т'''_Д, тому навіть за умови $R_T = 0$, вихідний опір цих схем буде удвічі більше ніж для першої схеми (рис. 1а).

Для схеми, наведеної на рис. 1г, вихідний опір буде визначатися паралельним з'єднанням діодів Д' і Д'', тому

$$r_{ВІХ} = r'_D \parallel r''_D,$$

де $r'_D = \varphi_T / (I_P / \beta')$ і $r''_D = \varphi_T / (I_P / \beta'')$ – диференційні опори р-п переходів цих діодів; β' і β'' – малосигнальні коефіцієнти передачі струму.

Підставляючи вирази для r'_D і r''_D у вихідну формулу, виконуючи переміщення і скорочення остаточно матимемо

$$r_{ВІХ} = \frac{\varphi_T}{I_P} \cdot \frac{\beta' \cdot \beta''}{\beta' + \beta''}.$$

Порівнюючи цей результат із тим, що витікає з (1), слід зазначити, що вихідний опір останньої схеми істотно вищий порівняно із трьома попередніми. При $I_P = 1\text{мА}$ для типових інтегральних транзисторів її $r_{ВІХ} \approx 700 \div 800\text{Ом}$.

Водночас слід зазначити, що навантажувальна здатність усіх розглянутих БН є невисокою і при збільшенні струму в навантаженні зростає різниця напруга між входом і виходом, причому

$$\Delta U_{AB} \approx r_{BIX} \cdot I_H.$$

Причому ненульове значення ΔU_{AB} буде характеризувати як похибку зсуву нуля, так і похибку масштабу в діапазоні $\pm U_{BIX}$.

Для зменшення вихідного опору у згаданому пристрої треба додатково увести двотактні підсилювачі постійного струму (ДППС), охоплені глибоким від'ємним зворотнім зв'язком. Схему такого БН наведено на рис. 2а.

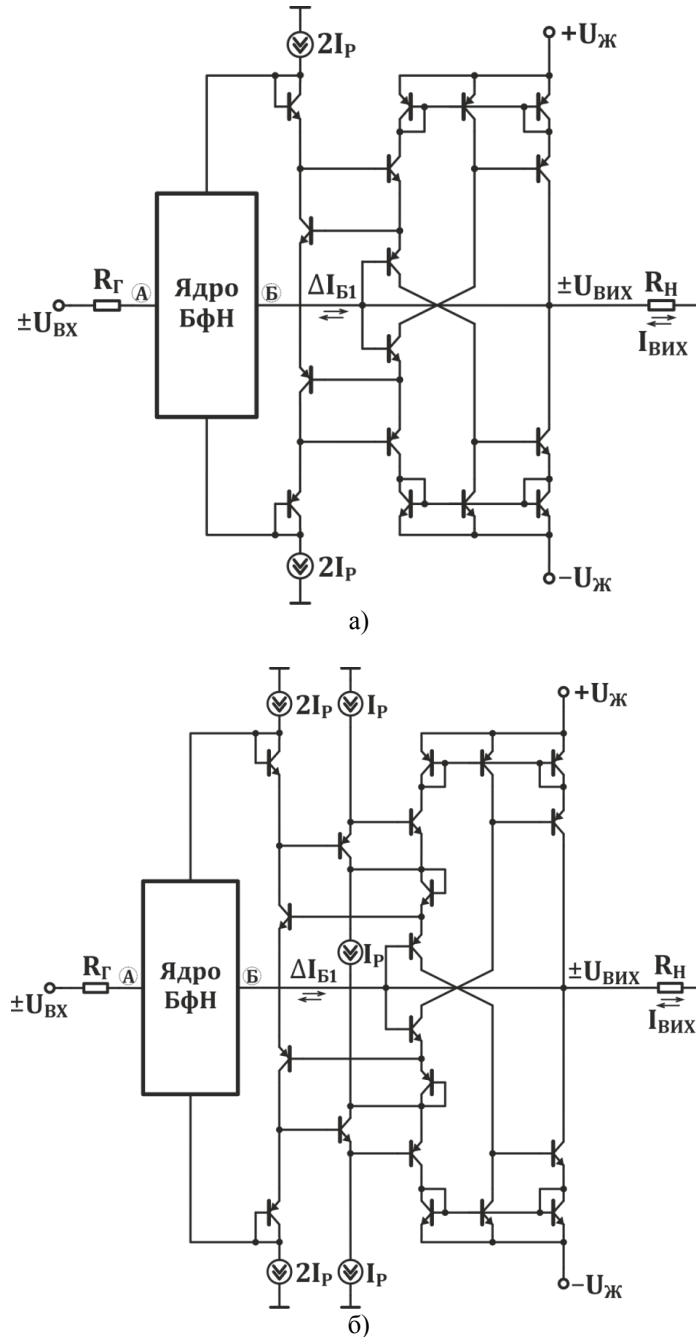


Рисунок 2 – Схеми БН із вихідним ДППС: а) із низьким K_I ; б) із середнім K_I

Вона містить ядро БН, в ролі якого може слугувати схема зображена на рис. 1в, а також ДППС з низьким коефіцієнтом підсилення струму K_I і високою швидкістю [8,10,11]. Слід зазначити, що відмінною особливістю такого підсилювача є наявність блока балансування і підсилення струмів, на балансовому вході якого формується різницевий базовий струм $\Delta I_B = I_{Bnp} - I_{Bnp}$ транзисторів р-п-р і п-р-п відповідно.

Цей струм викличе певний зсув нуля на виході ядра БН і появу додаткової адитивної похибки. Для компенсації впливу ΔI_B у базу Т4 доцільно поставити компенсуючий резистор R_K .

Якщо БН має ядро з підвищеним $r_{ВІХ}$ (рис. 1г), то треба застосовувати ДППС з середнім K_I , схему якого наведено на рис. 2б. Тут значення ΔI_B буде істотно (на $2\div 3$ порядки) менше ніж у попередньому випадку й його впливом можна знехтувати.

Вихідний опір БН за наявності ДППС за рахунок дії зворотного зв'язку істотно зменшується і дорівнюватиме

$$\tilde{r}_{ВІХ} = \frac{r_{ВІХ}}{1 + K_I}.$$

Кількісні значення статичних характеристик, отримані шляхом комп'ютерного моделювання в пакеті Microcap 11 (Copyright© 1982-2017 Spectrum Software) для схем №1 (рис. 1в) і №2 (рис. 1г), побудованих на інтегральних транзисторах NUHFARRY і PUNHFARRY [12] без ДППС і з ДППС (рис. 2) наведено в таблиці 1 і 2 відповідно.

Таблиця 1.

Параметри	$I_{ВХ}$ (нА)	$U_{АБ}$ (мкВ)	$\Delta I_{ВХ}$ (пА)	$\Delta U_{АБ}$ (мкВ)	$r_{ВХ}$ (ГОм)	$r_{ВІХ}$ (Ом)
Схема №1	0,5	204	14	170	$3,1 \cdot 10^3$	30
Схема №2	4,9	153	560	1700	3,6	770

Таблиця 2.

Параметри	$I_{ВХ}$ (нА)	$U_{АБ}$ (мкВ)	$\Delta I_{ВХ}$ (пА)	$\Delta U_{АБ}$ (мкВ)	$r_{ВХ}$ (ГОм)	$r_{ВІХ}$ (Ом)
Схема №1	0,015	373	0,09	290	$147 \cdot 10^3$	0,17
Схема №2	5,5	0,1	14	150	140	0,09

Аналіз табличних даних свідчить, що застосування ДППС покращує не тільки навантажувальну здатність БН, а і деякі інші характеристики, такі як $r_{ВХ}$ і $r_{ВІХ}$. Причому ліпші показники має схема №1, а враховуючи значення $r_{ВХ} = 3$ ГОм, слід зазначити, що вона може конкурувати зі схемами, побудованими на польових транзисторах із керованими р-п переходами. Водночас біполярні транзистори дозволяють досягти істотно кращої навантажувальної здатності.

Динамічні властивості БН можна оцінити на прикладі ядра схеми №1, перехідну характеристику якої зображено на рис. 3. При цьому слід відзначити досить високу швидкість наростання вхідної напруги $\approx 1800\text{--}2000\text{В/мкс}$.



Рисунок 3 – Перехідна характеристика БН

Висновки

1. Розглянуто запропоновані схеми двотактних БН, в яких змінення напруг по діапазону $\pm U_{BX}$ на переходах колектор-емітер транзисторів ядра є мінімізованими і мають місце тільки у вихідних каскадах ДППС, що дозволило зменшити мультиплікативну похибку між входом і виходом до 0,01%.

2. Складено математичні моделі статичних характеристик, зокрема, малосигнальний коефіцієнт передачі напруги, вхідний і вихідний опори, що дозволило висунути вимоги до ДППС, який треба додати до ядра БН.

3. Здійснено комп'ютерне моделювання статичних і динамічних характеристик запропонованих схем БН, за підсумками якого шляхом порівняльного аналізу вибрано найкращий варіант і надано рекомендації щодо їх реалізації.

Список літератури

1. Азаров О. Д. Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем : монографія. / О. Д. Азаров, С. В. Богомолов – Вінниця : УНІВЕРСУМ-Вінниця, 2013. – 142 с.
2. Бахтиаров Г.Д., Малинин В.В., Школин В.П. Аналого-цифровые преобразователи / Под ред. Г.Д. Бахтиарова. – М., Советское радио, 1980. – 280 с., ил.
3. Пат. 117019 UA, МПК H03F 3/26, H03K 5/22, G05B 1/01. Двотактний симетричний підсилювач струму / О. Д. Азаров, В. А. Гарнага, С. В. Богомолов, В. С. Філіпчук (Україна). - № у 2017 00124 ; заявл. 03.01.2017 ; опубл. 12.06.2017, Бюл. № 11. - 7 с. : кресл.
4. Пат. 117383 UA, МПК H03K 5/24, G05B 1/01, H03F 3/34. Двотактний симетричний підсилювач струму / О. Д. Азаров, С. В. Богомолов, В. А. Гарнага, О. О. Гринько (Україна). - № у 2017 00088 ; заявл. 03.01.2017 ; опубл. 26.06.2017, Бюл. № 12. - 8 с. : кресл.
5. Азаров О. Д. Відбивачі струму для аналогових пристроїв із покращеними статичними і динамічними характеристиками / О. Д. Азаров, В. А. Гарнага, В. Є. Яцик // Інформаційні технології та комп'ютерна інженерія. – Вінниця : ВНТУ, 2012 р. - Т. 2. - С. 48-55.
6. Гребен А. Б. Проектирование аналоговых интегральных схем. Пер. с англ. / А. Б. Гребен – М. : Энергия, 1976. – 256 с.
7. A. B. Grebene, Bipolar and MOS Analog Integrated Circuit Design., New York, USA, Wiley-Interscience, 2003.
8. Азаров О. Д., Теплицький М. Ю. та Біліченко Н. О. Швидкодіючі двотактні підсилювачі постійного струму з балансом зворотним зв'язком : монографія. / О. Д. Азаров, М. Ю. Теплицький, Н. О. Біліченко – Вінниця : ВНТУ, 2016. – 136 с.
9. Степаненко И. П. Основы микроэлектроники: учебное пособие для вузов. / И. П. Степаненко – 2-е изд., перераб. и доп. – М. : Лаборатория базовых знаний, 2001. — 488 с.
10. Азаров О. Д. Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються : монографія. / О. Д. Азаров, В. А. Гарнага – Вінниця : УНІВЕРСУМ-Вінниця, 2011. – 156 с.
11. Азаров О. Д. Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем : монографія / О.Д. Азаров, С.В. Богомолов. - УНІВЕРСУМ-Вінниця, 2013.- 142 с.
12. HFA3046/3096/3127/3128 Transistor Array SPICE Models, Intersil Corporation™ – <https://www.intersil.com/content/dam/Intersil/documents/mm30/mm3046.pdf>.
Стаття надійшла: 19.03.2018 р.

Відомості про авторів

Азаров Олексій Дмитрович – д.т.н., професор, декан факультету інформаційних технологій та комп'ютерної інженерії Вінницького національного технічного університету.

Обертюх Максим Романович – аспірант кафедри обчислювальної техніки Вінницького національного технічного університету.

O. Azarov, M. Obertyukh

HIGH-LINEAR PUSH-PULL BALANCE VOLTAGE BUFFERS ON BIPOLAR TRANSISTORS

Vinnitsia national technical university, Vinnitsa