

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.382.3

О. Д. АЗАРОВ, С. В. БОГОМОЛОВ, М. Ю. ТЕПЛИЦЬКИЙ, В. Є. ЯЦИК

Вінницький національний технічний університет, м. Вінниця

МЕТОД ПІДВИЩЕННЯ НАВАНТАЖУВАЛЬНОЇ ЗДАТНОСТІ ВИСОКОЛІНІЙНИХ ДВОТАКТНИХ БУФЕРНИХ ПРИСТРОЇВ НАПРУГИ

Анотація. У статті розглядається запропонований метод підвищення навантажувальної здатності високолінійних двотактних буферних пристроїв напруги. Суть його полягає у застосуванні схемно-функціональної організації, яка поєднує надлінійне ядро буферного пристрою з широкопосмуговим двотактним підсилювачем струму. Наводяться оригінальні схеми спеціалізованих відбивачів струму, які складають основу як ядра, так і вказаного підсилювача. Аналізуються результати комп'ютерного моделювання статичних і динамічних характеристик.

Ключові слова: буферний пристрій, відбивачі струму, ДППС.

Аннотация. В статье рассматривается предложенный метод увеличения нагрузочной способности высоколинейных двухтактных буферов напряжения. Суть его состоит в использовании схемно-функциональной организации, которая объединяет сверхлинейное ядро буфера с широкополосным двухтактным усилителем тока. Приводятся оригинальные схемы специализированных отражателей тока, которые составляют основу, как ядра, так и указанного усилителя. Анализируются результаты компьютерного моделирования статических и динамических характеристик.

Ключевые слова: буферное устройство, отражатели тока, ДУПТ.

Abstract. The article describe the proposed method increases the load capacity highlinear broadband buffer voltage. It consists in the use of circuit-functional organization that unites superlinear kernel buffer with broadband push-pull current amplifier. Provided the original scheme of specialized current mirror, which are the basis of the buffer core and said amplifier. Analyzes the results of computer modeling of the static and dynamic characteristics.

Key words: buffer, current mirror, push-pull amplifier DC.

Вступ

Буферні пристрої (БП) напруги [1] призначено для застосування в різноманітних електронних системах, зокрема, в каналах перетворення, де потрібно «розв'язати» малопотужний генератор вхідного сигналу (напруги) з низьким опором навантаження або сформувати вихідний струм у заданому діапазоні значень. При цьому коефіцієнт передачі напруги зі входу на вихід повинен якомога точніше дорівнювати одиниці.

Актуальність

Поширеним шляхом побудови високоточних БП напруги є застосування операційних підсилювачів із глибоким зворотним зв'язком (ЗЗ) у режимі повторювача напруги [2]. Причому статичні похибки передатної характеристики, зокрема, масштабу і лінійності таких схем істотно залежать від значення коефіцієнту підсилення при розірваній петлі ЗЗ. Природно, що для мінімізації вказаних похибок треба виконувати багатокаскадні підсилювачі постійного струму з великим ($10^5 - 10^7$) коефіцієнтом передачі струму або напруги. Відповідно швидкодія таких пристроїв буде зниженою.

Автори пропонують для побудови високолінійних швидкодіючих схем буферів напруги використовувати інший підхід. Суть його полягає в тому, що вказаний пристрій структурно розбивається на дві частини. Перша з них являє собою ядро, у вигляді надлінійного малопотужного швидкодіючого двотактного двополярного повторювача напруги [1, 3]. Друга частина є широкопосмуговим двотактним підсилювачем постійного струму (ДППС) із середнім коефіцієнтом підсилення ($10^3 - 10^4$), вихід якого підключено до навантаження. Таким чином потужність, що віддається в навантаження забезпечується ДППС, який включено в контури ЗЗ між навантаженням і струмовими виходами ядра. Проведені теоретичні і практичні дослідження показують, що запропонований підхід є винятково вдалим і заслуговує на увагу розробників високоточної електронної апаратури. Водночас матеріали, що розкривають суть цього підходу практично відсутні в науково-технічній літературі, тому тема статті є актуальною.

Мета

Аналіз запропонованого методу побудови високолінійних швидкодіючих двотактних двополярних схем буферів напруги, який на відміну від існуючих не вимагає застосування підсилювачів постійного струму з великими коефіцієнтами передачі і дозволяє досягати компромісу між високими статичними і динамічними характеристиками пристрою.

Задачі

1. Розглянути запропонований метод структурно-функціональної організації високолінійного швидкодіючого двотактного двополярного буфера напруги з підвищеною навантажувальною здатністю, що дозволяє досягти високих статичних і динамічних характеристик.

2. Проаналізувати статичні і динамічні характеристики ядра двотактного двополярного БП, відмінною особливістю якого є застосування спеціалізованих відбивачів струму, що дозволяє реалізувати параметричну нейтралізацію негативних чинників, що викликають появу похибок схеми.

3. Дослідити потенційні можливості збільшення навантажувальної здатності високолінійного БП шляхом уведення активних ЗЗ у вигляді спеціалізованого підсилювача струму між парафазними проміжними і основним виходами ядра схеми.

Розв'язання задач

Останнє десятиліття характеризується активним пошуком шляхів побудови високоточних швидкодіючих БП на базі двотактних структур [4 - 8]. Особливо слід відзначити результати, отримані науковцями Вінницького національного технічного університету й опубліковані в [1, 9]. Водночас, аналіз зробленого дозволив виявити нові можливості у цьому плані. Особливо, це стосується забезпечення потрібної навантажувальної здатності, а саме потрібного вихідного струму при заданій вихідній напрузі з мінімальними статичними похибками і збереженні високої швидкодії.

Суть запропонованого підходу можна продемонструвати на прикладі БП, узагальнену структурну схему якого зображено на рис. 1. Вона містить ядро двотактного БП, яке має вхід (V_x) і вихід по напрузі ($V_{вих}(U)$), а також два проміжних парафазних виходи по струму, відповідно, $\tilde{I}'_{вих}$ та $\tilde{I}''_{вих}$. Виходи $\tilde{I}'_{вих}$ та $\tilde{I}''_{вих}$ підключено до парафазних струмових входів ширококутового ДППС. Вихід ядра БП з'єднано з виходом ДППС, а також опором навантаження R_n . Таким чином між навантаженням і ядром БП уведено два контури активного від'ємного ЗЗ, причому так, що формування вихідного струму $I_{вих}$ покладається винятково на ДППС. Безумовно на виході ядра протікає невеликий різницевий струм $\tilde{I}_{вих}$, проте його значення дорівнює:

$$\tilde{I}_{вих} = \frac{I_{вих}}{K_i},$$

де K_i – коефіцієнт підсилення струму ДППС при розірваній петлі ЗЗ, і таким чином ядро істотно розвантажується.

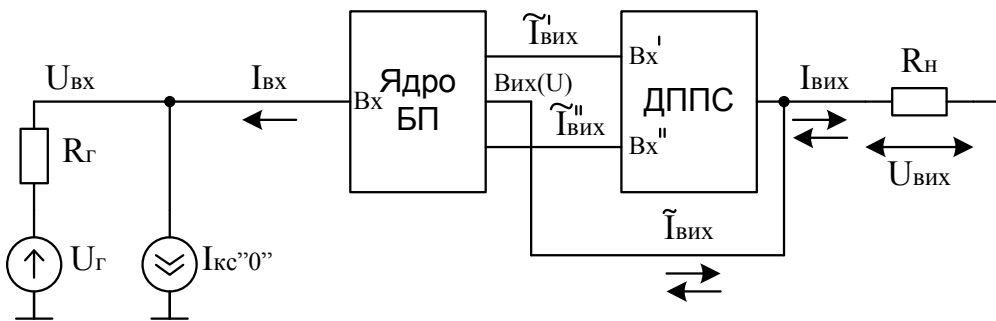


Рисунок 1 – Узагальнена структурна схема високолінійного швидкодіючого БП

Вхідний сигнал у вигляді напруги $U_G (\pm U_{вх})$ подається на вхід ядра БП. Оскільки джерело U_G має внутрішній опір R_G , то наявність вхідного струму зсуву нуля I_0 призведе до появи додаткової адитивної похибки $\Delta U_0(I_0)$ по входу БП. Для її коригування у схемі передбачено застосування спеціального генератора компенсаційного струму $I_{кc"0}$.

Розглянемо реалізацію вузлів пристрою. Найвищі вимоги щодо мінімізації похибок статичних характеристик висуваються до ядра БП. Варіанти його побудови детально викладено в [1]. Проте заслуговує на увагу ще одна реалізація, спрощену принципову схему якої наведено на рис. 2. Вона містить: вхідний каскад на транзисторах T' і T'' ; параметричні відбивачі струму ПВС' і ПВС''; каскоди з компенсаці-

єю базових струмів вихідних транзисторів каскодів $K'_{сд}$ і $K''_{сд}$; транзистори-балансувачі $T'_д$ і $T''_д$ у діодному вмиканні.

Особливу увагу слід звернути на те, що схему побудовано таким чином, щоб унеможливити появу зміни напруги на колекторних переходах транзисторів у діапазоні вхідного і вихідного сигналів (за винятком вихідних транзисторів каскодів). Причому, якщо $R_H = \infty$, то стабільними є і напруги на переходах транзисторів і струми, які протікають через них. Таким чином, між входом і виходом ядра БП формується різниця $\Delta U_{вих} = U_{вих} - U_{вх}$, значення якої буде постійним у діапазоні сигналів. Негативним впливовим чинником схеми є передача зміни колекторних напруг транзисторів $K'_{сд}$ і $K''_{сд}$ на балансувачі діоди і в кінцевому підсумку на вихід. Тому для мінімізації статичних похибок вихідні опори каскодів повинні бути максимальними, що і забезпечується їх відповідною схемотехнічною реалізацією [10].

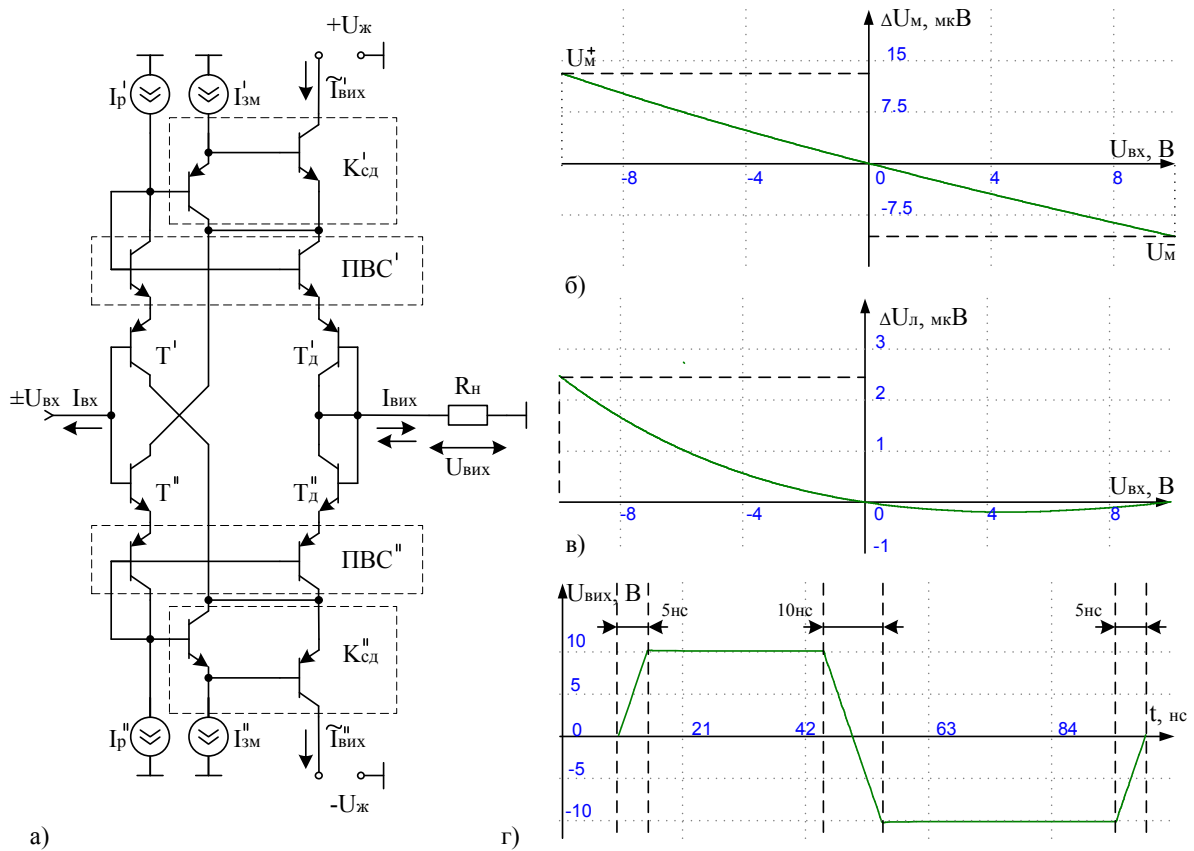


Рисунок 2 – Ядро БП: а) спрощена принципова схема; залежності: б) $\Delta U_M = f(U_{вх})$; в) $\Delta U_{л} = f(U_{вх})$; г) часова діаграма реакції на імпульсний сигнал

У загальному випадку статична похибка передачі $U_{вх}$ на вихід визначається у вигляді:

$$\Delta U_{вих} = U_{вих} - U_{вх} = \Delta U_0 + \Delta U_M + \Delta U_{л},$$

де ΔU_0 – похибка зсуву нуля при $U_{вх} = 0$, ΔU_M – похибка масштабу, яка змінюється по діапазону $U_{вх\max} \leq U_{вх} \leq U_{вх\min}$, $\Delta U_{л}$ – похибка лінійності, що характеризується відхиленням залежності $\Delta U_M = f(U_{вх})$ від прямої лінії.

Для забезпечення режиму по постійному струму схема містить генератори струмів робочих точок I'_p і I''_p , а також генератори струмів зміщення I'_{3M} і I''_{3M} . Слід зазначити, що їх опори повинні бути максимальними. У випадку побудови ядра БП на інтегральних транзисторах фірми INTERSIL і завдання $I'_p = I''_p = I'_{3M} = I''_{3M} = 1 \text{ мА}$; $+U_{ж} = 15 \text{ В}$; $-U_{ж} = -15 \text{ В}$; $R_H = \infty$ залежності $\Delta U_M = f(U_{ВХ})$ і $\Delta U_L = f(U_{ВХ})$ зображуються графіками, наведеними на рис. 2 б) і в) відповідно. Тут похибка масштабу по краях діапазону $U_{ВХ} = 10 \text{ В}$ і $-U_{ВХ} = -10 \text{ В}$ дорівнює відповідно -11 мкВ і 13 мкВ . Різниця між цими значеннями може оцінюватися як похибка лінійності $\Delta U_L = 2,5 \text{ мкВ}$. Для отримання залежності змінення $\Delta U_L = f(U_{ВХ})$ по діапазону, доцільно скористатися виразом $\Delta U_{ВІХ} = U_{ВІХ} - \Delta U_0 - k^* \cdot U_{ВІХ}$, де k^* – коригуючий коефіцієнт, що дозволяє вичленити ΔU_M .

Припускаючи, що генератори I'_p , I''_p , I'_{3M} , I''_{3M} є ідеальними, а $R_H = \infty$, можна вважати, що отримані похибки ΔU_L і ΔU_M є потенційними. При цьому при заданих значеннях вказаних струмів маємо такі малосигнальні параметри статичних характеристик: вхідний опір $r_{ВХ} = 1,2 \text{ ГОм}$; вихідні опори: $r_{ВІХ} = 30 \text{ Ом}$, $\tilde{r}'_{ВІХ} = 190 \text{ МОм}$, $\tilde{r}''_{ВІХ} = 110 \text{ МОм}$.

Динамічні властивості схеми можна оцінити через перехідну характеристику, отриману шляхом комп'ютерного схемотехнічного аналізу за допомогою інтегрованого пакету MicroCAP 9.0 [11]. Графік цієї характеристики наведено на рис. 2 г). Швидкість зростання вихідного сигналу $U_{ВІХ}$ тут досягає $\sim 2000 \text{ В/мкс}$, що свідчить про досить високу потенційну швидкодію.

Слід зазначити, що ядро БП само по собі має низьку навантажувальну здатність, яка характеризується вихідним опором на рівні $r_{ВІХ} = 30 \text{ Ом}$. При цьому постановка на виході схеми R_H із реальними значеннями ($\sim 10^1 \text{ кОм}$) призведе до неприпустимо великих статичних похибок. Істотно покращити ситуацію можна уведенням до структури БП широкосмугового ДППС із двома парафазними входами. Його функціональну схему наведено на рис. 3.

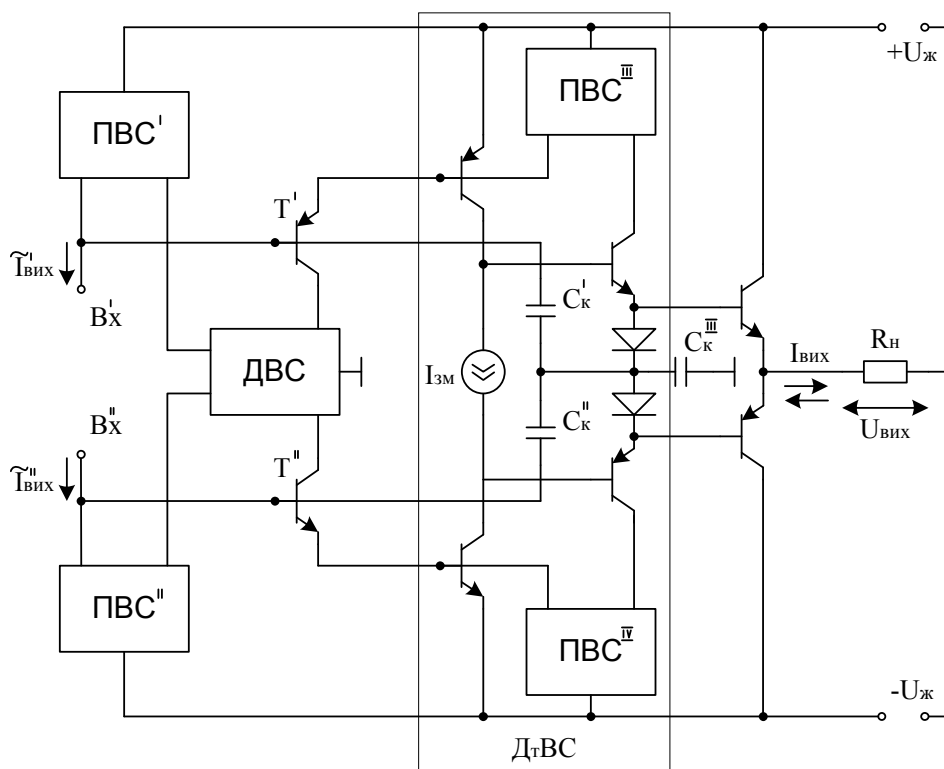


Рисунок 3 – Двотактний двовходовий підсилювач постійного струму

Вона містить: парафазні каскади проміжного підсилення на транзисторах T' і T'' , двонаправлений відбивач струму (ДВС), двотактний відбивач струму із самобалансуванням (ДтВС), а також двотактний вихідний каскад. Сукупність блоків ДВС, ПВС', ПВС'', зв'язаних між собою, являє двоконтурний вибірковий ЗЗ, який балансує робочі точки T' і T'' , а також симетрує коефіцієнти передачі проміжних каскадів підсилення [12]. Парафазні входи ДтВС є низькоомними ($r_{вх} < 1 \text{ Ом}$), що сприяє розширенню смуги пропускання двотактного підсилювача [13]. Вихідний каскад збільшує коефіцієнт передачі ДППС до потрібного значення. Конденсатори $C1, C2, C3$ забезпечують стійкість функціонування у діапазоні частот.

Наявність R_H на виході схеми викликає появу ненульового струму $I_{вих}$ і відповідно розбалансу емітерних струмів T'_d і T''_d . Якщо ДППС у БП відсутній, то за законом Кірхгофа:

$$I_{вих} = I_e(T'_d) - I_e(T''_d).$$

За умови однаковості струмів $I'_p = I''_p = I'_{зм} = I''_{зм}$ маємо $I_e(T'_d) = \tilde{I}'_{вих}$ і $I_e(T''_d) = \tilde{I}''_{вих}$. Якщо $I_{вих} = 0$, то $\tilde{I}'_{вих} = \tilde{I}''_{вих} = I_p$. Проаналізуємо, як $\tilde{I}'_{вих}$ і $\tilde{I}''_{вих}$ залежать від $I_{вих}$.

При цьому слід зазначити, що виходячи з базових рівнянь [14] для p-n-переходів, маємо суму напруг:

$$\sum U_{p-n} = U_{T'_d} + U_{T''_d} = \phi_T \cdot \ln \frac{\tilde{I}'_{вих}}{I_T} + \phi_T \cdot \ln \frac{\tilde{I}''_{вих}}{I_T} = \phi_T \cdot \ln \frac{\tilde{I}'_{вих} \cdot \tilde{I}''_{вих}}{I_T^2}, \quad (1)$$

де I_T – початковий тепловий струм.

Потенціюючи (1) з урахуванням $I_{вих}$, отримаємо:

$$\tilde{I}'_{вих} \cdot (\tilde{I}'_{вих} + I_{вих}) = I_T^2 \cdot e^{\frac{\sum U_{p-n}}{\phi_T}}. \quad (2)$$

Підставляючи у (2) вираз (1) для $\sum U_{p-n}$ і, здійснюючи перетворення, маємо:

$$\tilde{I}'_{вих} \cdot (\tilde{I}'_{вих} + I_{вих}) = I_p^2.$$

Звідси знайдемо:

$$\tilde{I}'_{вих} = -\frac{1}{2} \cdot I_{вих} + \sqrt{\frac{I_{вих}^2}{4} + I_p^2}. \quad (3)$$

Аналогічно отримаємо:

$$\tilde{I}''_{вих} = \frac{1}{2} \cdot I_{вих} + \sqrt{\frac{I_{вих}^2}{4} + I_p^2}. \quad (4)$$

Графіки залежностей (3) і (4) наведено на рис. 4. Аналіз їх показує, що пропорційне (лінійне) змінення $\tilde{I}'_{вих}$ і $\tilde{I}''_{вих}$ має місце лише в околі нуля. Таким чином для підвищення лінійності передатної характеристики БП треба знижувати вихідний струм ядра до мінімуму. Це можливо зробити використовуючи ДППС, як показано на рис. 1.

Для схеми ДППС, наведеної на рис. 3, коефіцієнти передачі по парафазних виходах можна оцінити, спираючись на викладки, наведені в [12]. Нехай малосигнальні коефіцієнти передачі по верхньому і нижньому каналах ДППС визначаються, відповідно, у вигляді:

$$K'_i = \frac{\Delta I_{\text{вих}}}{\tilde{I}'_{\text{вих}}}, \quad K''_i = \frac{\Delta I_{\text{вих}}}{\tilde{I}''_{\text{вих}}}.$$

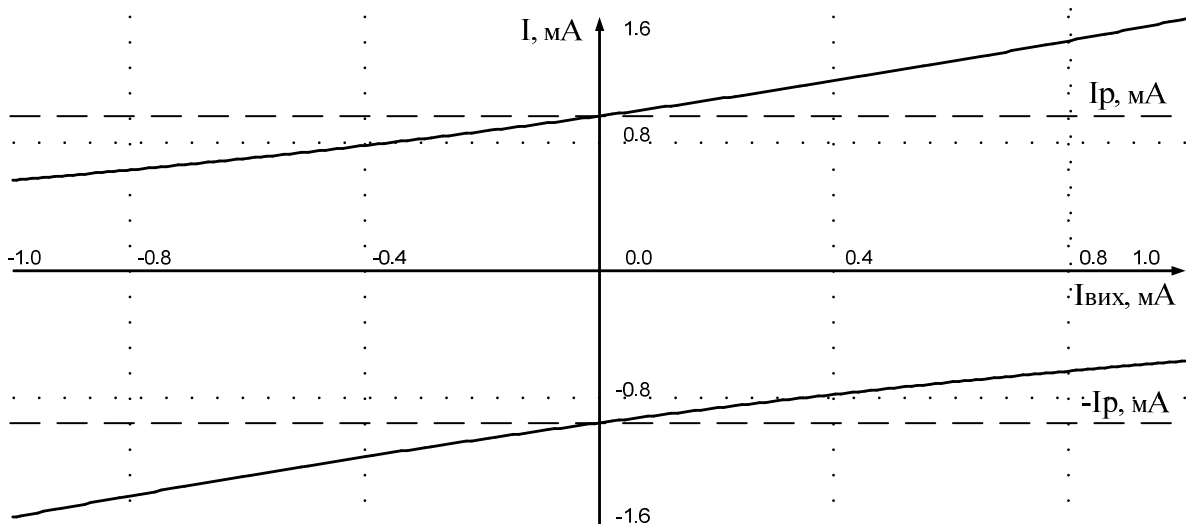


Рисунок 4 – Залежності $\tilde{I}'_{\text{вих}} = f(I_{\text{вих}})$ і $\tilde{I}''_{\text{вих}} = f(I_{\text{вих}})$

При цьому завдяки дії вибіркового ЗЗ маємо:

$$K'_i \approx K''_i = 2 \cdot \frac{(\beta')^2 \cdot (\beta'')^2}{(\beta' + \beta'')^2}.$$

Для вибраних транзисторів $\beta' = 64$, $\beta'' = 100$.

Таким чином $K'_i \approx K''_i \approx 3050$. Загальний коефіцієнт передачі з виходу ядра БП на вхід ДППС дорівнює:

$$K_i \approx 2 \cdot K'_i \approx 2 \cdot K''_i \approx 6100,$$

що добре узгоджується з результатами комп'ютерного моделювання.

Слід зазначити, що критичним чинником, що впливає на статичні характеристики БП, є внутрішні опори генераторів струму, I_p і I_{3M} , які повинні бути значно (на порядок) більше, ніж r_k для схеми із загальною базою. Для їх реалізації доцільно використовувати підходи, розглянуті в [10, 13].

Досить задовільні результати має схема, наведена на рис. 5 а). Внутрішні опори такого генератора при застосуванні біполярних інтегральних транзисторів фірми INTERSIL серії HFA3046/3096 та польових n-канальних транзисторів серії 2N3070 і р-канальних 2N2608 мають такі значення: $r'_p = r'_{3M} \approx 20$ ГОм, $r''_p = r''_{3M} \approx 9$ МОм. Це є достатнім і практично не знижує статичні характеристики ядра БП.

Генератор компенсації струму зсуву нуля $I_{\text{кс } "0"}$ може бути реалізованим за допомогою схеми, наведеної на рис. 5 б). Застосування такого рішення на практиці дозволяє знизити $I_{\text{вх}}$ у 20-50 разів і обмежується рівнем ідентичності статичних характеристик інтегральних біполярних транзисторів.

БП, реалізований із застосуванням запропонованих схемних рішень при $I_p = I_{зм} \approx 1 \text{ мА}$, має такі характеристики:

Діапазон вхідної і вихідної напруги	- ± 10 В;
Вхідний опір	- 30 МОм;
Напруга зсуву нуля	- 2 мВ;
Струм зсуву нуля	- 150 нА;
Максимальний вихідний струм у навантаженні ($R_n=2 \text{ кОм}$)	- 5 мА;
Абсолютна похибка масштабу	- ± 20 мкВ;
Абсолютна похибка лінійності	- 1 мкВ;
Час усталення вихідної напруги (±10 В) на рівні $0,95 U_{\text{max}}$	- 40 нс;
Напруга живлення	- ± 20 В.

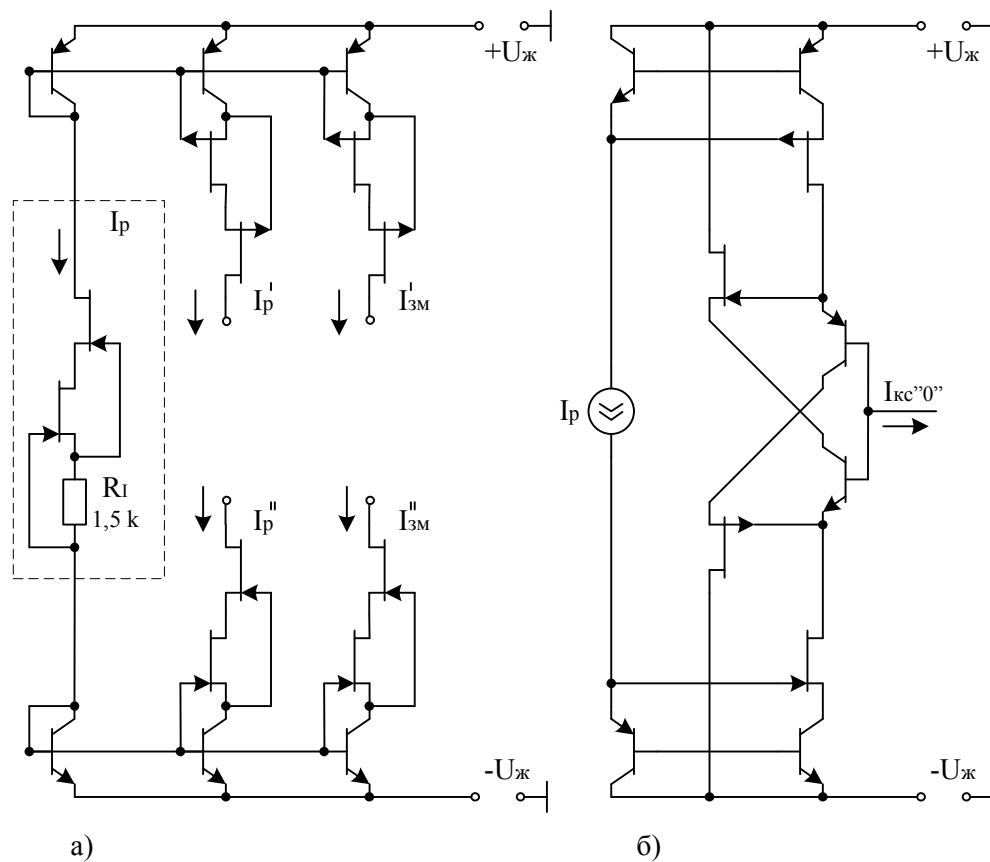


Рисунок 5 – Схеми генераторів струму: а) двонаправлений генератор I_p і $I_{зм}$; б) генератор $I_{кc}''0''$

Отримані метрологічні характеристики свідчать про те, що вказаний пристрій може застосовуватися у прецизійних електронних системах, зокрема, у багаторозрядних ($n \geq 16$ дв. розрядів) аналого-цифрових системах вимірювання, перетворення і реєстрування високої продуктивності.

При цьому слід зазначити, що напруга живлення пристрою може бути знижена на декілька вольт за умови реалізації генераторів I_p і $I_{зм}$ на біполярних транзисторах. Це можливо, наприклад, застосовуючи методи, наведені у [10], проте схемотехніка таких генераторів ускладниться.

Висновки

Показано, що запропонований метод підвищення навантажувальної здатності двотактних БП напруги суть якого полягає в поєднанні надвисоколінійного ядра з широкосмуговим ДППС, дозволяє отримати значно кращі статичні і динамічні характеристики, порівняно з реалізацією БП на основі операційного підсилювача.

Проаналізовано вплив негативних чинників, які можуть спотворювати передатну характеристику схеми. Доведено, що застосування спеціальної схемотехніки, зокрема, із веденням спеціалізованих відби-

вачів струму, а також широкосмугових ДППС дозволяє нейтралізувати дію цих чинників і досягти потрібних параметрів схеми.

Доведено, що уведення у схему активного ЗЗ у вигляді спеціалізованого ДППС дозволяє розвантажити високолінійне ядро БП і істотно (на порядок) підвищити навантажувальну здатність пристрою.

Список літератури

1. Азаров О. Д. Прецизійні буферні пристрої на базі двотактних симетричних структур / О. Д. Азаров, С. В. Богомолів. // Інформаційні технології та комп'ютерна інженерія. – 2011. – №3 (22). – С. 4-12. – ISSN 1999-9941.
2. Азаров О. Д. Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення : монографія / Азаров О.Д. – Вінниця : УНІВЕРСУМ – Вінниця, 2004. – 257 с.
3. Азаров О. Д. Високолінійні аналогові пристрої для багаторозрядних аналого-цифрових систем / О. Д. Азаров, С. В. Богомолів. // Проблеми інформатизації та управління. Національний авіаційний університет. – 2011. – №4 (36). – С. 6-18. – ISSN 2073-4751.
4. Toumazou C. Novel Current-Mode Instrumentation Amplifier / C. Toumazou, F. J. Lidgey // – Electron. Lett. – 1985. – №21(15). – 640-642 p.
5. Toumazou C. Extending Voltage-Mode op-amps to Current-Mode Performance / C Toumazou, F. J. Lidgey, S.A. Makris // – IEE Proc. – 1990. №137(2). – 116-130 p. – ISSN 0018-9219.
6. Toumazou C. Novel Current-Mode Instrumentation Amplifier / C. Toumazou, F. J. Lidgey // – Electron. Lett. – 1989. – №25(3). – 228-230 p.
7. Bruun E. Current-conveyor Based EMG Amplifier with Shutdown Control / E. Bruun, E. U. Haxthausen // – Electron. Lett. – 1990. – №27(23). – 2172-2174 p. – ISSN 0013-5194.
8. Yodprasit U. High-precision CMOS current conveyor / U. Yodprasit // – Electron. Lett. – 2000. – vol.36, №27(23). – 609-610 p. – ISSN 0013-5194.
9. Пат. на корисну модель 51014 Україна, МПК (2009) Н 03 К 5/22, G 05 В 1/00. Буферний каскад / Азаров О. Д., Дудник О. В., Богомолів С. В., Кадук О. В. ; заявник та патентовласник Вінницький нац. техн. ун-т. – № u201000934 ; заявл. 29.01.10 ; опубл. 25.06.10, Бюл. № 12.
10. Азаров О. Д. Методи покращення статичних характеристик відбивачів струму. / О. Д. Азаров, В. Є. Яцик. // Інформаційні технології та комп'ютерна інженерія. – 2012. – №1 (23). – С. 31-39. – ISSN 1999-9941.
11. Амелина М. А., Програма схемотехнического моделирования Micro-Cap. Версии 9, 10. / Амелина М. А., Амелин С. А. – Смоленск, Смоленский филиал НИУ МЭИ, 2012. – 617 с., ил.
12. Азаров О.Д. Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються : монографія / О. Д. Азаров, В. А. Гарнага. – Вінниця : ВНТУ, 2011. – 156 с. – ISBN 978-966-641-435-2
13. Азаров О. Д. Відбивачі струму для аналогових пристроїв із покращеними статичними і динамічними характеристиками. / О. Д. Азаров, В. А. Гарнага, В. Є. Яцик. // Інформаційні технології та комп'ютерна інженерія. – 2012. – №2 (24). – С. 48-55. – ISSN 1999-9941.
14. Степаненко И. П. Основы микроэлектроники : учебное пособие для вузов. [2-е изд. перераб. и доп.] / Степаненко И. П. – М. : Лаборатория Базовых Знаний, 2003. – 488 с., ил. – ISBN 5-932208-045-0.

Відомості про авторів

Азаров Олексій Дмитрійович – д.т.н., проф., завідувач кафедри обчислювальної техніки ВНТУ, azarov2@vntu.edu.ua.

Богомолів Сергій Віталійович – асистент, кафедра ОТ ВНТУ, bogomolovsergiy@rambler.ru.

Теплицький Михайло Юхимович – аспірант кафедри ОТ ВНТУ, michaeltepl@gmail.com.

Яцик Володимир Євгенійович – студент, кафедра ОТ ВНТУ, yatsyk.ve@gmail.com.