

КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.316

О. Д. Азаров, Р. М. Медяний, А. С. Фігас

ВИСОКОЛІНІЙНІ БУФЕРИ Й МАСШТАБАТОРИ НАПРУГИ НА БІПОЛЯРНИХ ТРАНЗИСТОРАХ ІЗ НИЗЬКИМ ВХІДНИМ СТРУМОМ

Вінницький національний технічний університет, м. Вінниця

Анотація. Буферні пристрої і масштабатори напруги широко застосовуються в різноманітних аналого-цифрових системах, коли потрібно узгодити сигнал у вигляді напруги від малопотужного дачача з навантаженням, яке споживає істотно більшу потужність. При цьому буфер напруги характеризується коефіцієнтом передачі напруги близьким до одиниці, а також повинен мати високий вхідний опір і достатню навантажувальну здатність. Масштабатори напруги на відміну від буферів напруги повинні додатково забезпечувати потрібний коефіцієнт передачі підсилення, який може бути істотно більшим за одиницю. Розглянуто схемотехнічні особливості трьох варіантів побудови ядер буферів напруги і масштабаторів напруги. Доведено, що вхідний струм зсуву нуля доцільно зменшувати шляхом застосуванням у вхідних каскадах підсилювальних n-p-n і p-n-p транзисторів, а також складених транзисторів Шиклаї. Статичні і динамічні характеристики буферів напруги і масштабаторів напруги повинні відповідати системним вимогам пристрою. До статичних характеристик треба віднести у першу чергу похибки передатної характеристики масштабу, зсуву нуля та лінійності. Динаміка цих пристроїв визначається АЧХ та перехідною характеристикою. Проаналізовано статичні і динамічні характеристики шляхом комп'ютерного моделювання де показано, що похибки масштабу буферів напруги і масштабаторів напруги не перевищують значень 10 мкВ у діапазоні відповідного сигналу ± 5 В, а похибки лінійності 300 нВ. Отримано перехідну характеристику яка свідчить, що швидкість наростання вихідної напруги буде не гірше 2000 В/мкс. Здійснено порівняння метрологічних характеристик буферів напруги і масштабаторів напруги у вигляді сукупності ядер і вихідних двотактних підсилювачів постійного струму. Доведено, що застосування цих підсилювачів дозволяє істотно (на 3-4 порядки) покращити навантажувальну здатність схем при збереженні рівня вхідного струму зсуву нуля, а також похибок масштабу і лінійності.

Ключові слова: буфер напруги, масштабатор напруги, двотактний підсилювач постійного струму, АЧХ.

Аннотация. Буферные устройства и масштабаторы напряжения широко применяются в различных аналого-цифровых системах, когда нужно согласовать сигнал в виде напряжения от малоомощного датчика с нагрузкой, потребляет существенно большую мощность. При этом буфер напряжения характеризуется коэффициентом передачи напряжения близким к единице, а также должен иметь высокое входное сопротивление и достаточную нагрузочную способность. Масштабатором напряжения в отличие от буферов напряжения должен дополнительно обеспечивать нужный коэффициент передачи усиления, который может быть существенно больше единицы. Рассмотрены схемотехнические особенности трех вариантов построения ядер буферов напряжения и масштабатором напряжения. Доказано, что входной ток смещения нуля целесообразно уменьшать путем применением во входных каскадах усилительных n-p-n и p-n-p транзисторов, а также составленных транзисторов Шиклаи. Статические и динамические характеристики буферов напряжения и масштабатором напряжения должны соответствовать системным требованиям устройства. К статических характеристик следует отнести в первую очередь погрешности передаточной характеристики масштаба, смещения нуля и линейности. Динамика этих устройств определяется АЧХ и переходной характеристикой. Проанализированы статические и динамические характеристики путем компьютерного моделирования где показано, что погрешности масштаба буферов напряжений и масштабатором напряжения не превышают значений 10 мкВ в диапазоне соответствующего сигнала ± 5 В, а погрешности линейности 300 нВ. Получено переходную характеристику которая гласит, что скорость нарастания выходного напряжения будет не хуже 2000 В/мкс. Проведено сравнение метрологических характеристик буферов напряжения и масштабатором напряжения в виде совокупности ядер и выходных двухтактных усилителей постоянного тока. Доказано, что применение этих усилителей позволяет существенно (на 3-4 порядка) улучшить нагрузочную способность схем при сохранении уровня входного тока смещения нуля, а также погрешностей масштаба и линейности.

Ключевые слова: буфер напряжения, масштабатор напряжения, двухтактный усилитель постоянного тока, АЧХ.

Abstract. Buffer devices and voltage scalars are widely used in various analog-digital systems, when it is necessary to match the signal in the form of voltage from a low-power sensor to a load, it consumes significantly more power. In this case, the voltage buffer is characterized by a voltage transfer coefficient close to unity, and must also have a high input resistance and sufficient load capacity. The voltage scaler, in contrast to voltage buffers, must additionally provide the necessary gain transfer ratio, which can be substantially more than one. The circuit design features of three variants of the construction of voltage buffer cores and voltage scaling are considered. It is proved that it is advisable to reduce the input zero bias current by using amplifying n-p-n and p-n-p transistors, as well as Shiclay transistors in the input stages. The static and dynamic characteristics of the voltage buffers and the voltage scaler must meet the system requirements of the device. The static characteristics should be attributed primarily to the error of the transfer characteristics of the scale, zero offset and linearity. The dynamics of these devices is determined by the frequency response and transient response. Static and dynamic characteristics are analyzed by computer simulation where it is shown that the scale errors of the voltage buffers and the voltage scaler do not exceed 10 μ V in the range of the corresponding signal ± 5 V, and the linearity errors are 300 nV. A transient response was obtained which states that the slew rate of the output voltage will be no worse than 2000 V/ μ s. A comparison of the metrological characteristics of the voltage buffers and the voltage scaler in the form of a set of cores and output push-pull DC amplifiers. It is proved that the use of these amplifiers allows significantly (by 3-4 orders of magnitude) to improve the load capacity of the circuits while maintaining the level of the input zero bias current, as well as scale and linearity errors.

Key words: voltage buffer, voltage scaler, push-pull DC amplifier, frequency response.

DOI: <https://doi.org/10.31649/1999-9941-2019-44-1-17-26>.

Вступ

Буферні пристрої і масштабатори напруги широко застосовуються в різноманітних аналого-цифрових системах, коли потрібно узгодити сигнал у вигляді напруги від малопотужного дачача з наван-

таженням, яке споживає істотно більшу потужність. При цьому буфер напруги характеризується коефіцієнтом передачі напруги близьким до одиниці, а також повинен мати високий вхідний опір і достатню навантажувальну здатність. Масштабатори напруги на відміну від буферів напруги повинен додатково забезпечувати потрібний коефіцієнт передачі підсилення, який може бути істотно більшим за одиницю.

Актуальність

Слід зазначити, що статичні і динамічні характеристики буферів напруг (БН) і масштабаторів напруги (МН) повинні відповідати системним вимогам. До статичних характеристик треба віднести у першу чергу похибки передатної характеристики масштабу, зсуву нуля та лінійності. Динаміка цих пристроїв визначається АЧХ та перехідною характеристикою. Використання біполярних транзисторів порівняно з польовими дозволяє мінімізувати напругу живлення при заданому діапазоні змінення вхідного сигналу і досягти максимального коефіцієнту корненої дії вказаних схем. Водночас треба застосовувати спеціальні заходи щодо компенсації базових струмів, особливо якщо генератор вхідної напруги має збільшений опір, що може призвести до істотного збільшення похибки зсуву нуля. Підвищення точності роботи пристрою досягається за рахунок зменшення похибки лінійності. Лінійність передатної характеристики, а також швидкодію, доцільно забезпечувати застосуванням двотактних схем, а зменшення похибки масштабу – збільшенням коефіцієнта передачі вихідного двотактного підсилювача постійного струму (ДППС). Перспективним у цьому плані є застосування ДППС із внутрішніми балансними зворотними зв'язками [1-4], особливо, якщо сигнал вхідної напруги є двополярним.

Окремо слід зазначити, що під час проектування швидкодіючих інтегральних схем підсилювачі струму мають переваги порівняно з підсилювачами напруги, якщо операції над сигналом будуть виконуватися, представленням у вигляді струму [5-6]. При цьому можна усунути прикладення великих напруг до паразитних ємностей. Навіть у тих випадках, коли треба підсилити напругу, її треба перетворити у струм, підсилити його, а на виході пристрою зсуву перетворити у напругу. Системні вимоги, що висуваються до статичних і динамічних характеристик вузлів аналого-цифрових систем, зокрема, до БН і МН детально розглянуто в [7,8]. Водночас конкретних рекомендацій, а також прикладів щодо побудови вказаних пристроїв у вказаній науково-технічній літературі, а також в інших подібних публікаціях не наведено. У зв'язку з цим тема статті, що присвячена методам побудови високолінійних буферів і масштабаторів напруги із низьким вхідним струмом є актуальною.

Мета

Мета досліджень – аналіз запропонованих методів побудови високолінійних буферів і масштабаторів напруги із низьким вхідним струмом, що відрізняються від відомих застосуванням принципу перетворення струмів, що дає змогу покращити їх статичні й динамічні характеристики.

Задачі

1. Розглянути схемотехнічні особливості побудови «ядер» запропонованих БН і МН;
2. Аналіз їх статичних і динамічних характеристик;
3. Порівняння метрологічних характеристик БН і МН у вигляді сукупності ядер і вихідних двотактних підсилювачів струму.

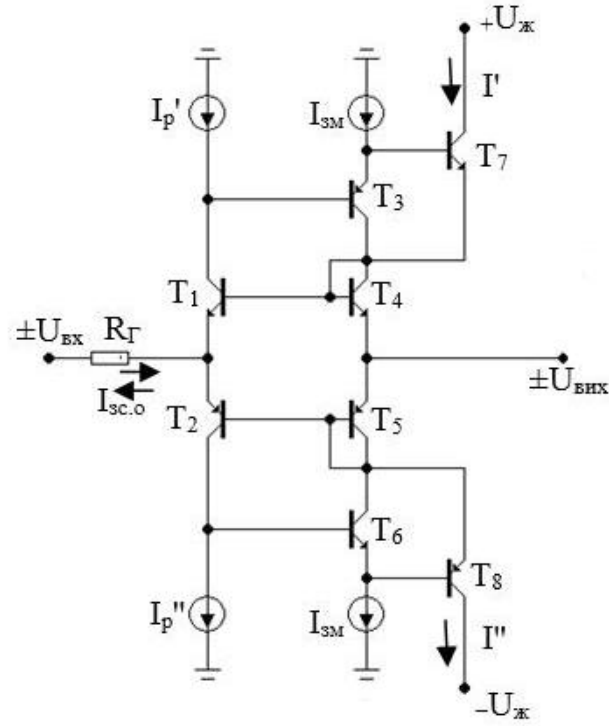
Розв'язання задач

Найпростіший варіант побудови ядер двотактних буферів або масштабаторів напруги зображено на рис. 1а).

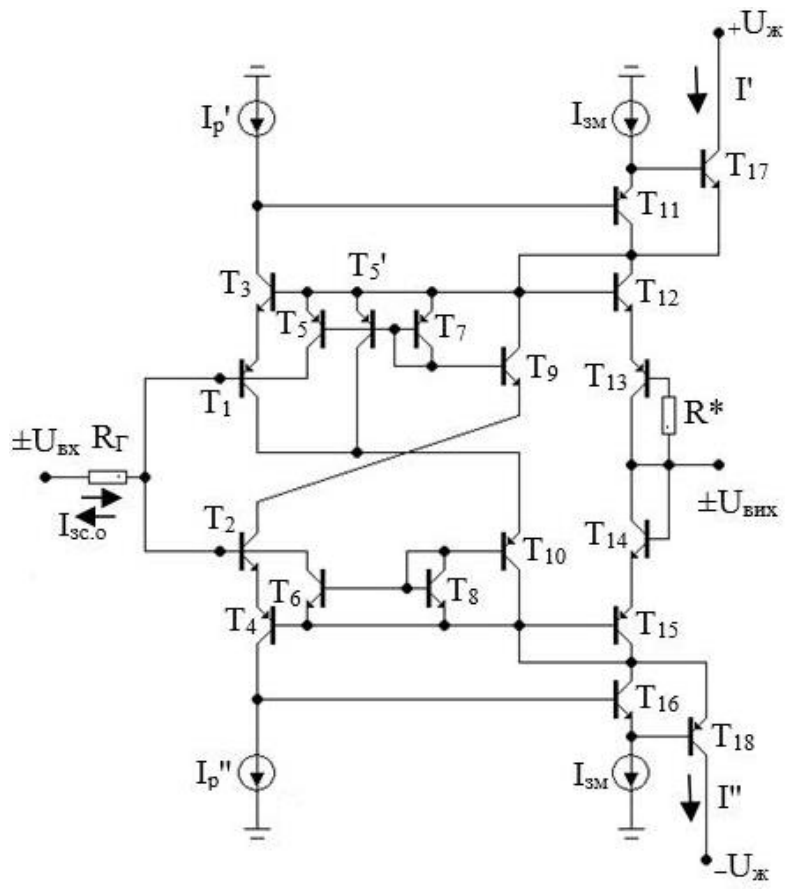
Схема містить два симетричних відбивачі струму, зібрані на транзисторах T_1, T_3, T_4, T_7 а також T_2, T_5, T_6, T_8 відповідно. На відміну від широко відомих відбивачів Уілсона запропоновані схеми мають значно більший (на один-два порядки) вихідний опір по колекторах T_7 і T_8 . У режимі балансу за умови $U_{вх} = 0$ колекторні струми I' і I'' будуть приблизно рівними з похибкою на різницю значень базових струмів вказаних транзисторів. Якщо робочі струми є рівними, тобто $I_p' = I_p''$, то на вході схеми виникає струм зсуву нуля

$$I_{зс.о} = \frac{I_{зМ}}{\beta_3} - \frac{I_{зМ}}{\beta_6},$$

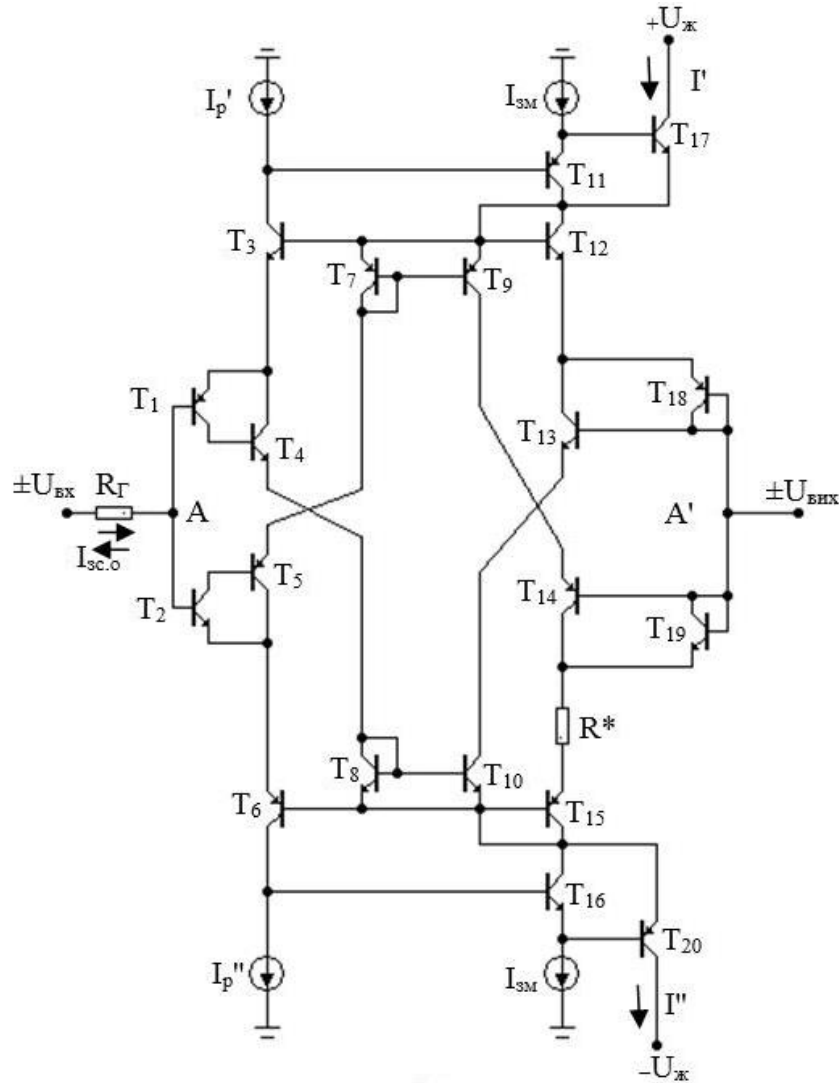
який протікає через генератор вхідної напруги $\pm U_{вх}$. Якщо внутрішній опір цього генератора ненулевий, то це призведе до появи похибки $\Delta U_{вх} = I_{зс.о} \cdot R_{Г}$.



a)



б)



в)

Рисунок 1 – Ядра двотактних БН та МН: а) найпростіша схема; б) із параметричною компенсацією $I_{zc.o}$; в) на складених транзисторах Шиклаї.

Істотним недоліком цієї схеми є жорстка вимога до рівності значень I_p' і I_p'' і якщо вони є нерівними, то різниця $\Delta I_p = I_p' - I_p''$ додається до $I_{zc.o}$. Важливою характеристикою такого БН є малосигнальний вихідний опір $r_{вих}$, оскільки саме він визначає навантажувальну здатність пристрою. Незавжди можна показати, що ця характеристика залежить від рівнів I_p та I_{zm} .

Значення $r_{вих}$ дорівнює

$$r_{вих} = \frac{r_{e4} + \frac{r_{o4}}{1 + \beta_4}}{r_{e5} + \frac{r_{o5}}{1 + \beta_5}},$$

де r_{e4} і r_{e5} – емітерні опори транзисторів T_4 і T_5 , $r_{\beta4}$ і $r_{\beta5}$ – базові опори транзисторів T_4 і T_5 відповідно, β_4 і β_5 – малосигнальні коефіцієнти передачі струму у схемі із загальним емітером.

Кращі характеристики має схема ядра БН, наведена на рисунку 1б). Вона додатково містить вхідні транзистори T_1 і T_2 , за допомогою яких практично нівелюється вплив нерівності I_p' і I_p'' . Водночас у цьому випадку $I_{зс.о}$ починає формуватися як різниця базових струмів T_1 і T_2 . Для зменшення його застосовано параметричну компенсацію. При цьому $I_{зс.о} = I_{\beta1} - I_{\beta2} - I_{\beta9} - I_{\beta10}$, а його рівень залежить від ідентичності статичних характеристик інтегральних n-p-n і p-n-p транзисторів. Посилити ефект компенсації можна вводячи додатковий транзистор T_5' (за умови, що $\beta_{n-p-n} > \beta_{p-n-p}$). Такий підхід дозволяє зменшити $I_{зс.о}$ на один-два порядки. Вихідний опір ядра цього БН буде дорівнювати $r_{вих} \approx r_e$.

Подальшого зниження $I_{зс.о}$ можна досягти, використовувати схему ядра, побудовану на складених транзисторах Шиклаї, наведену на рисунку 1в). Вона містить вхідний каскад на p-n-p і n-p-n транзисторах T_1 , T_4 і T_2 , T_5 відповідно, та вихідний каскад на транзисторах T_{13} , T_{18} і T_{14} , T_{19} . До складу схеми входять також відбивачі струму на транзисторах T_2 , T_{12} і T_6 , T_{15} та регулятори на транзисторах T_{11} , T_{17} і T_{16} , T_{20} . Для задання робочих точок вихідного каскаду ідентичних до вхідного каскаду до схеми уведено внутрішній відбивачі струму на транзисторах T_7 , T_9 і T_8 , T_{10} . При цьому досягається умова рівності емітерних струмів $I_{e4} = I_{e5} = I_{e13} = I_{e14}$. Це дає змогу вирівняти базові струми

$$I_{\beta1} \approx I_{\beta2}, \text{ де } I_{\beta1} = \frac{I_p}{\beta_1 \cdot \beta_4}, I_{\beta2} = \frac{I_p}{\beta_2 \cdot \beta_5}, \text{ а } \beta_1 \cdot \beta_4 \approx \beta_2 \cdot \beta_5.$$

Похибка при цьому визначається технологічними можливостями досягнення ідентичності статичних характеристик інтегральних транзисторів.

Розглянутий схемотехнічний прийом дозволяє виконати умову $U_{\beta e1} = U_{\beta e18}$ а $U_{\beta e2} = U_{\beta e19}$. Таким чином потенціал точок U_A і U_A' також є рівними. Якщо падіння напруги U_{R_r} на R_r є незначним, то $U_{вих} = U_{вх}$. Слід зазначити, що оскільки значення $U_{R_r} = I_{зс.о} \cdot R_r$ то для зменшення цієї складової загальної похибки $\Delta U_{вих} = U_{вих} - U_{вх}$ задачею проєктантів є зменшення саме $I_{зс.о}$.

У таблиці 1 наведено деякі статистичні характеристики ядер БН, котрі зібрано на інтегральних транзисторах типу NUHFARRY і PUHFARRY [11] при $U_{жс} = \pm 10B$, $I_p = 1mA$, $U_{вх} = \pm 5B$.

Таблиця 1 – Статистичні характеристики ядер БН

Схеми	$I_{зм} (mA)$	$I_{зс.о} (nA)$	$\Delta U_m (mKB)$	$\Delta U (nB)$	$r_{вих} (Om)$
1а)	0,5	6200	6,2	185	14,2
1б)	1,5	390	8,8	280	28
1в)	2,5	10	6,1	200	730

Найкращі показники має схема, показана на рисунку 1в). Тут при заданих $I_p = 1mA$, $I_{зм} = 2,5mA$ струм зсуву нуля має найменше значення $I_{зс.о} = 10nA$. Похибки масштабу ΔU_m для всіх трьох схем мають один порядок і значення від $6,2mKB \div 8,8mKB$. Абсолютні похибки лінійності ΔU_l в діапазоні $10,0B$ також мають один порядок на рівні $180 - 280nB$, а відносні менше рівне $0,3 \cdot 10^{-5}\%$. Окремо треба відзначити недостатньо низький вихідний опір схем, особливо третьої, що свідчить про невисоку навантажувальну здатність розглянутих ядер. Для покращення цієї характеристики до складу БН і МН треба увести двотактні підсилювачі постійного струму (ДППС). Схема таких пристроїв наведена на рисунку 2. Розглянемо функціональну схему БН у комплексі з ДППС, зображено на рисунку 2а). Вона містить ядро БН, струмові виходи якого підключено до входів відбивачів струму в ВС1 і ВС2. Виходи цих відбивачів з'єднано зі входом ДППС, побудованого на транзисторах T_1 , T_2 і T_3 , T_4 .

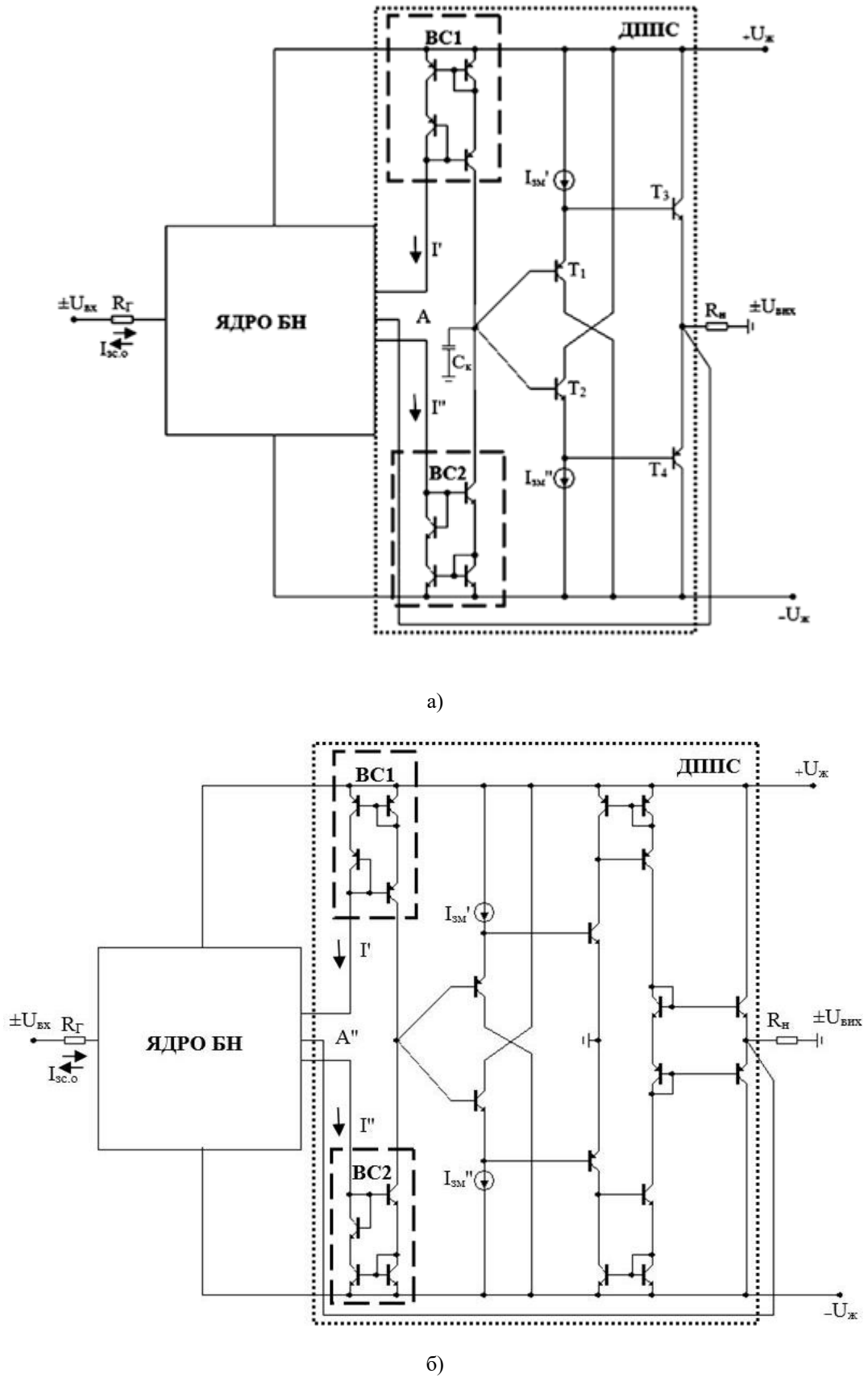


Рисунок 2 – Варіанти підключення ДПНС для буфера напруги: а) з ядрами 1а) і 1б); б) з ядром 1в).

При цьому різницевий струм $\Delta I_p = I' - I''$ подається на вхід ДППС і підсилюється в $K_I = h \cdot \beta_{n-p-n} \cdot \beta_{p-n-p}$ разів, де h – коефіцієнт передачі ΔI із виходів BC1 і BC2 на бази транзисторів T_1 і T_2 , який залежить від співвідношення вихідних опорів цих відбивачів струму і вхідного опору власне ДППС з урахуванням R_n ; β_{n-p-n} і β_{p-n-p} – коефіцієнти передачі струмів n-p-n і p-n-p транзисторів відповідно.

Статичні характеристики БН, побудованих із застосуванням таких ДППС наведено у таблиці 2.

Таблиця 2 – Статичні характеристики БН, побудованих із застосуванням ДППС

Ядра БН	$I_{з.о.} (нА)$	$\Delta U_m (мкВ)$	$\Delta U (нВ)$	$r_{вих} (Ом)$	$f(0дб)(мГц)$
1а)	6200	7,5	250	0,0028	125
1б)	400	8,3	390	0,0056	112
1в)	10	15,2	660	0,0026	216

Вказані дані отримано шляхом моделювання при $R_n = 5 \text{ кОм}$ (1 кОм). Аналіз показників передатних характеристик показує що уведення ДППС практично не впливає на такий параметр як $I_{з.о.}$. Водночас, дещо збільшується похибка масштабу, зокрема для схеми БН, наведеної на рисунку 1 в). Що стосується похибок лінійності, то вони переважно визначаються статистичними характеристиками ДППС. Навантажувальна здатність БН цілком залежить від вихідного опору $r_{вих}$ підсилювача, вхід і вихід якого охоплені глибоким від'ємним зворотним зв'язком, а також від коефіцієнта підсилення струму $K_I = \frac{I_{вих}}{I_{вх}}$. Тут, чим більше K_I , тим менше $r_{вих}$. Водночас слід зауважити, що збільшення підсилення погіршує швидкодію схеми, а також вимагає коригування АЧХ для забезпечення стійкості роботи. Для БН із ДППС смуги пропускання на рівні 0дб ($K_I(f) = 1,0$) мають значення 115 мГц, 112 мГц і 120 мГц відповідно.

Крім буферів напруги в різноманітних аналого-цифровій системах виникає потреба в застосуванні масштабаторів напруги, які б також мали низькі відносні похибки масштабу $\partial U_m \leq 0,01\%$ і лінійності

$$\partial U_n \leq 0,001\%, \text{ де } \partial U_m = \frac{\Delta U_m}{U_{макс}} \text{ і } \partial U_n = \frac{\Delta U_n}{U_{макс}}. \text{ Тут } U_m - \text{максимальне значення вихідної напруги}$$

по краях діапазона. Слід зазначити, що оскільки на відміну від БН масштабатори повинні заздалегідь мати коефіцієнт передачі більше 1,0, то ДППС треба застосовувати із внутрішнім K_I , значення якого потрібно збільшити на один два порядки. Функціональну схему таких МН наведено на рисунку 3.

Вона містить: ядро МН, яке схемотехнічно може збігатись з ядром БН, відбивачі струму Уілсона (BCY1) і (BCY2); вхідний каскад ДППС на транзисторах $T_1 - T_6$; прості відбивачі струму BC1 і BC2; двотактний підсилювальний каскад на транзисторах $T_7 - T_{12}$ і відбивачах струму BC3 та BC4, а також вихідний двотактний каскад на транзисторах $T_{13} - T_{16}$. Для задання коефіцієнта передачі по напрузі K_U слугує дільник напруги на резисторах R_m і R_{\perp} включений в коло зворотного зв'язку (33). При цьому, якщо ДППС має внутрішній $K_I \geq 10^5$, то значення K_U дорівнює $K_U = 1 + \frac{R_m}{R_{\perp}}$. Такий підсилювач

буде задовольняти системним вимогам, якщо рівень K_U не перевищує 10–100. У випадку потреби збільшення K_U потрібно відповідно збільшувати K_I підсилювача. Для отримання $K_U = 10$ доцільно задати $R_m = 9 \text{ кОм}$, і $R_{\perp} = 1 \text{ кОм}$, $K_U = 100$ відповідно $R_m = 9,9 \text{ кОм}$, і $R_{\perp} = 100 \text{ Ом}$.

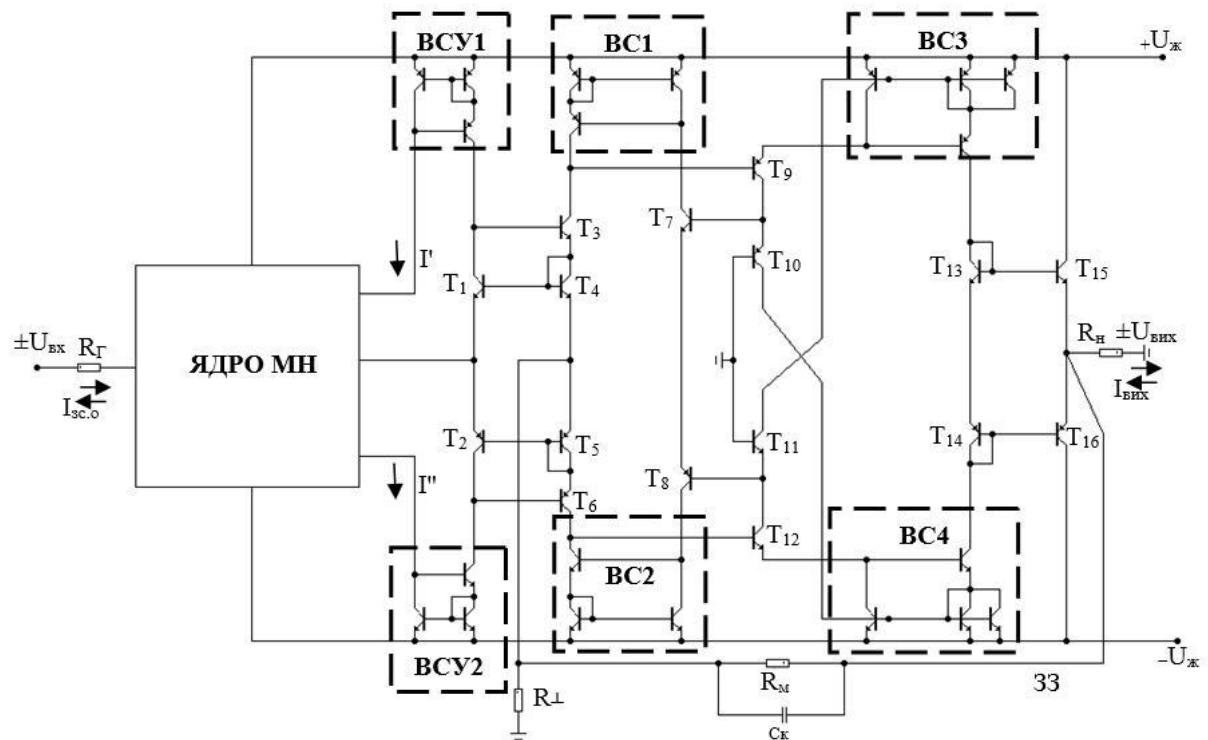


Рисунок 3 – Функціональна схема МН із низькими похибками масштабу й лінійності.

Під час визначення динамічних характеристик БН і МН слід мати на увазі, що максимальну швидкість має ядро цих пристроїв, водночас як загальна швидкість визначається властивостями переважно ДППС, а також значеннями K_I і K_U , які істотно впливають, наприклад, на перехідну характеристику на рисунку 4, та амплітудно-частотну характеристику на рисунку 5. В ідеальному випадку буферний елемент напруги на виході цілком повторює напругу на вході. Слід зауважити, що притаким заданих параметрах імпульса вхідного сигналу на виході схеми практично відсутні часові і фазові спотворення вихідного сигналу. Це свідчить про досить високу швидкість БН.

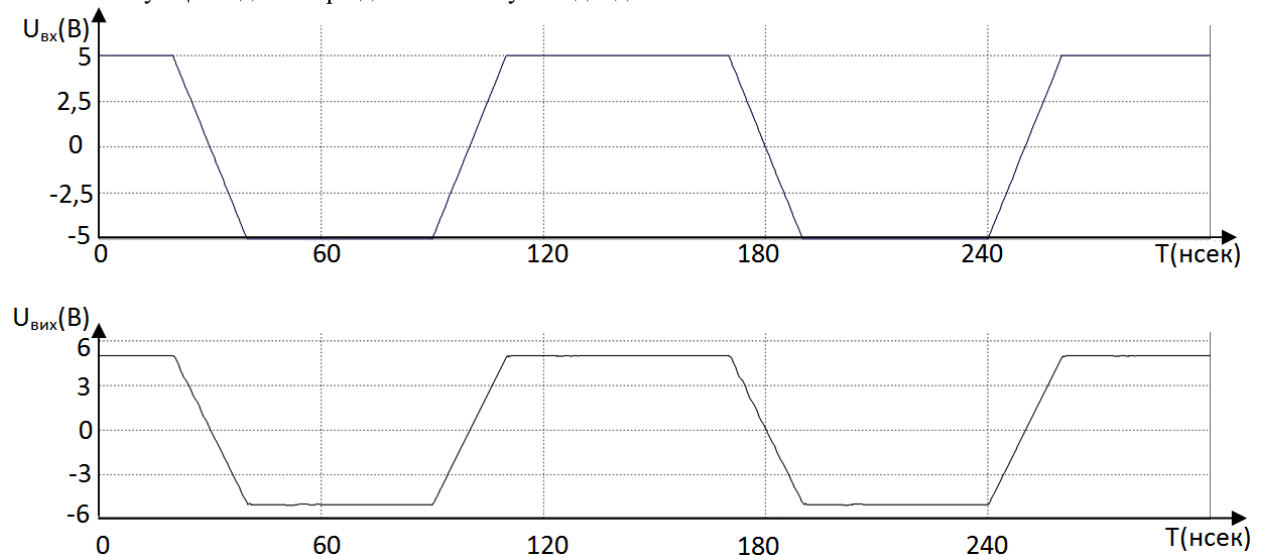


Рисунок 4 – Перехідна характеристика ДППС з ядром 1а).

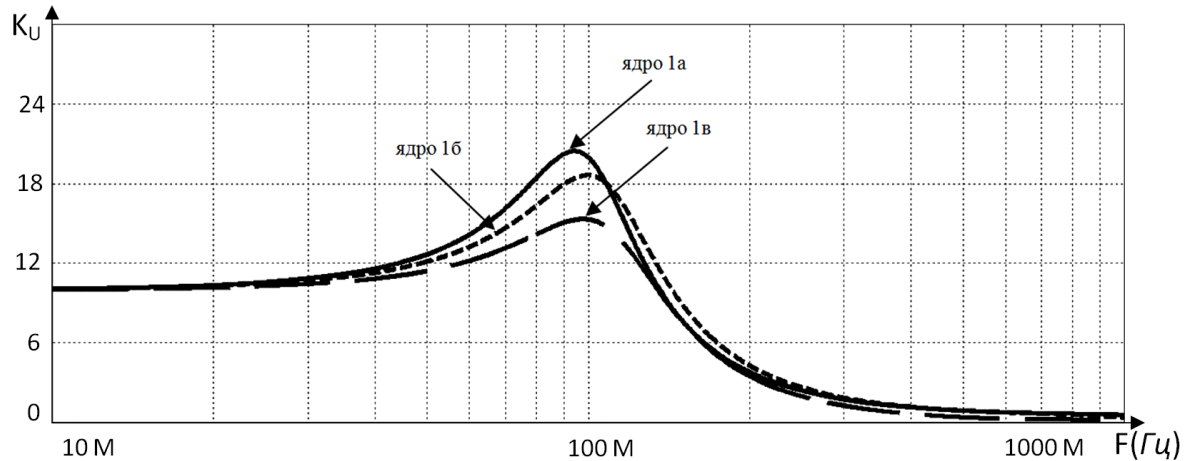


Рисунок 5– Амплітудно частотна характеристика МН з ядрами 1а), 1б) та 1в).

Висновки

1. Розглянуто схемотехнічні особливості трьох варіантів побудови ядер БН і МН. Доведено, що вхідний струм зсуву нуля доцільно зменшувати шляхом застосування у вхідних каскадах підсилювальних n - p - n і p - n - p транзисторів, а також складених транзисторів Шиклаї;

2. Проаналізовано статичні і динамічні характеристики шляхом комп'ютерного моделювання показано, що похибки масштаби БН і МН не перевищують значень 10 мкВ у діапазоні відповідного сигналу $\pm 5,0 \text{ В}$, а похибки лінійності 300 нВ . Отримана перехідна характеристика свідчить, що швидкість наростання вихідної напруги буде не гірше 2000 В / мкс .

3. Здійснено порівняння метрологічних характеристик БН і МН у вигляді сукупності ядер і вихідних ДППС. Доведено, що застосування цих підсилювачів дозволяє істотно (на 3-4 порядки) покращити навантажувальну здатність схем при збереженні рівня вхідного струму зсуву нуля, а також похибок масштабу і лінійності.

Список літератури

- [1] О.Д. Азаров, В.А. Гарнага, *Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються*, Вінниця, Україна УНІВЕРСУМ-Вінниця, 2011, 156 с.
- [2] О. Д. Азаров, М. Ю. Теплицький, Н. О. Біліченко, *Швидкодійні двотактні підсилювачі постійного струму з балансним зворотним зв'язком*,. Вінниця, Україна, ВНТУ, 2016, 136 с.
- [3] О.Д. Азаров, С.В. Богомолів, *Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем*, Вінниця, Україна, УНІВЕРСУМ-Вінниця, 2013, 142 с.
- [4] О.Д. Азаров, О.В. Дудник, *Методи та засоби високоточного слідкувального аналого-цифрового перетворення з вагою надлишковістю*, Вінниця, Україна - УНІВЕРСУМ-Вінниця, 2014, 120 с.
- [5] А. Б. Гребен *Проектирование аналоговых интегральных схем*, Москва, Россия: Энергия, 1976, 256 с
- [6] В. Grebene, *Bipolar and MOS analog integrated circuit design*, New Jersey, John Wiley & Sons Technology & Industrial Arts, 2002, 912 p.
- [7] О.Д. Азаров, Л.В. Крупельницький, *Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів*, Вінниця, Україна, УНІВЕРСУМ-Вінниця, 2005, 167 с.
- [8] Азаров О. Д., *Основи теорії аналого-цифрового перетворення на основі надлишкових позиційних систем числення*, Вінниця, Україна, УНІВЕРСУМ-Вінниця, 2004, 257 с.
- [9] Г. Д. Бахтиаров, В. В. Малинин, В. П. Школин, *Аналого-цифровые преобразователи*, Москва, Росія, Сов. радио, 1980, 278 с.
- [10] Буферизация ОП для збільшення вихідного струму, Robert Keim, Опубліковано 16.07.2016 [Електронний ресурс]. Режим доступу: <http://infotabula.com/elektronika/buferizaciya-op-dlya-zbilshennya-vixidnogo-strumu.html>. Дата звернення: квітень, 1, 2019.
- [11] М. А. Амелина, и С. А. Амелин, *Программа схемотехнического моделирования Micro-Cap. Версия 9, 10*, Смоленск, Россия: Смоленский филиал НИУ МЭИ, 2013, 618 с.

References

- [1] O.D. Azarov, V.A. Harnaha, Dvotaktni pidsyliuvachi postiinoho strumu dlia bahatorozriadnykh

- peretvoriuvachiv formy informatsii, shcho samokalibriuetsia, Vinnytsia, Ukraina UNIVERSUM-Vinnytsia, 2011, 156 s.
- [2] O. D. Azarov, M. Yu. Teplytskyi, N. O. Bilichenko, Shvydkodiini dvotaktni pidsylyuvachi pos-tiinoho strumu z balansnym zvorotnym zviazkom., Vinnytsia, Ukraina, VNTU, 2016, 136 s.
- [3] O.D. Azarov, S.V. Bohomolov, Osnovy teorii vysokoliniinykh analogovykh prystroiv na bazi dvotaktnykh pidsylyvalnykh skhem, Vinnytsia, Ukraina, UNIVERSUM-Vinnytsia, 2013, 142 s.
- [4] O.D. Azarov, O.V. Dudnyk, Metody ta zasoby vysokotochnoho slidkuvalnoho analoho-tsyfrovoho peretvorennia z vahovoio nadlyshkovistiu, Vinnytsia, Ukraina - UNIVERSUM-Vinnytsia, 2014, 120 s.
- [5] A. B. Hreben Proektyrovanye analogovykh yntehralnykh skhem, Moskva, Rossyia: Enerhiya, 1976, 256 s
- [6] B. Grebene, Bipolar and MOS analog integrated circuit design, New Jersey, John Wiley & Sons Technology & Industrial Arts, 2002, 912 p.
- [7] O.D. Azarov, L.V. Krupelnytskyi, Analoho-tsyfrovii prystroi system, shcho samokoryhuiut-sia, dlia vymiriuvan i obroblannia nyzkochastotnykh syhnaliv, Vinnytsia, Ukraina, UNIVERSUM-Vinnytsia, 2005, 167 s.
- [8] Azarov O. D., Osnovy teorii analoho-tsyfrovoho peretvorennia na osnovi nadlyshkovykh pozy-tsiinykh system chyslennia, Vinnytsia, Ukraina, UNIVERSUM-Vinnytsia, 2004, 257 s.
- [9] H. D. Bakhtyarov, V. V. Malynyn, V. P. Shkolyn, Analoho-tsyfrovye preobrazovately, Mosk-va, Rosiia, Sov. radyo, 1980, 278 s.
- [10] Buferyzatsiia OP dlia zbilshennia vykhidnoho strumu, Robert Keim, Opublikovano 16.07.2016 [Elektronnyi resurs]. Rezhym dostupa: <http://infotabula.com/elektronika/buferizaciya-op-dlya-zbilshennya-vixidnogo-strumu.html>. Data zvernennia: kviten, 1, 2019.
- [11] M. A. Amelyna, y S. A. Amelyn, Prohramma skhemotekhnycheskoho modelyrovanyia Micro-Cap. Versyia 9, 10, Smolensk, Rossyia: Smolenskyi fylyal NYU MEY, 2013, 618 s.
- Стаття надійшла: 03.04.2019.

Відомості про авторів

Азаров Олександр Дмитрович – д-р. техн. наук, професор, декан факультету інформаційних технологій та комп'ютерної інженерії.

Медяний Роман Михайлович – аспірант кафедри обчислювальної техніки.

Фігас Анна Сергіївна – аспірант групи 1 АС-18.

O. D. Azarov, R. M. Medyanii, A. S. Figas

HIGH-LINKED BUFFER AND VOLTAGE SCALE FOR BIPOLAR TRANSISTORS WITH LOW INPUT CURRENT

Vinnytsia National Technical University, Vinnytsia

А. Д. Азаров, Р. М. Медяный, А. С. Фигас

ВЫСОКОЛИНЕЙНЫЕ БУФЕРЫ И МАСШТАБОРЫ НАПРЯЖЕНИЯ НА БИПОЛЯРНЫХ ТРАНЗИСТОРАХ С НИЗКИМ ВХОДНЫМ ТОКОМ

Винницкий национальный технический университет, г. Винница