КОМП'ЮТЕРНІ СИСТЕМИ ТА КОМПОНЕНТИ

УДК 621.3

О. Д. Азаров, М. Р. Обертюх, С. А. Кирилащук

РЕЗИСТИВНІ МАТРИЧНІ ДІЛЬНИКИ СТРУМУ ДЛЯ БАГАТОРОЗРЯДНИХ ЦАП ІЗ ВАГОВОЮ НАДЛИШКОВІСТЮ

Вінницький національний технічний університет, Вінниця

Анотація. У статті розглянуті резистивні матричні дільники струму, які можуть застосовуватися в багаторозрядних цифроаналогових і аналогоцифрових перетворювачах з ваговою надлишковістю. Розглянуто запропоновані підходи щодо побудови секційних матричних дільників струму, в яких ваги розрядів у рамках секцій пропорційні вагам розрядів у двійковій системи числення, а надлишковість реалізується за допомогою резисторів зв'язку між секціями. Виведено аналітичні співвідношення для розрахунків значень резисторів зв'язку та кінцевих резисторів в даних дільниках для різних варіантів підбору зазначених типів резисторів. Також передбачена можливість завдання різних значень вагової надлишковості в вищеозначених секційних матричних дільниках струму, в яких ваги розрядів у рамках секцій пропорційні вагам розрядів у двійковій системі числення. Проведено комп'ютерне моделювання розрахованих матричних дільників струму за допомогою програми для аналогового і цифрового моделювання електричних та електронних кіл MicroCap 11 та підтверджено правильність виведених співвідношень. Розглянуто запропоновані підходи щодо побудови секційних матричних дільників струму, в яких ваги розрядів секцій пропорційні вагам розрядів надлишкової системи числення на основі чисел Фібоначчі. Також виведено аналітичні співвідношення для розрахунків значень резисторів зв'язку та кінцевих резисторів в даних дільниках для різних варіантів підбору зазначених типів резисторів. Проведено комп'ютерне моделювання розрахованих матричних дільників струму за допомогою програми MicroCap 11 та підтверджено правильність співвідношень та розрахунків. Розраховані коефіцієнти надмірності отриманих резистивних матричних дільників струму і виконано порівняння їх характеристик. Дані рекомендації щодо їх застосування залежно від висунутих вимог.

Ключові слова: резистивні матричні дільники, ЦАП, вагова надлишковість.

Аннотация. В статье рассмотрены резистивные матричные делители тока, которые могут применяться в многоразрядных цифро-аналоговых и аналого-цифровых преобразователях с весовой избыточностью. Рассмотрены подходы к построению секционных матричных делителей тока, в которых веса разрядов в рамках секций пропорциональны весам разрядов в двоичной системе счисления, а избыточность реализуется с помощью резисторов связи между секциями. Выведены аналитические соотношения для расчетов значений резисторов связи и оконечных резисторов в данных делителях для различных вариантов подбора указанных типов резисторов. Также предусмотрена возможность задания различных значений весовой избыточности в вышеуказанных секционных матричных делителях тока, в которых веса разрядов в рамках секций пропорциональны весам разрядов в двоичной системе счисления. Проведено компьютерное моделирование рассчитанных матричных делителей тока с помощью программы для аналогового и цифрового моделирования электрических и электронных цепей MicroCap 11 и подтверждена правильность выведенных соотношений. Рассмотрены предложенные подходы к построению секционных матричных делителей тока, в которых веса разрядов секций пропорциональны весам разрядов избыточной системы счисления на основе чисел Фибоначчи. Также выведены аналитические соотношения для расчетов значений резисторов связи и оконечных резисторов в данных делителях для различных вариантов подбора указанных типов резисторов. Проведено компьютерное моделирование рассчитанных матричных делителей тока с помощью программы MicroCap 11 и подтверждена правильность соотношений и расчетов. Рассчитаны коэффициенты избыточности полученных резистивных матричных делителей тока и выполнено сравнение их характеристик. Даны рекомендации по их применению в зависимости от предъявляемых требований.

Ключевые слова: резистивные матричные делители, ЦАП, весовая избыточность

Abstract. The article discusses resistive matrix current dividers that can be used in multi-digit digital-to-analog and analog-to-digital converters with weight redundancy. The proposed approaches to constructing sectional matrix current dividers in which the weights of the digits within the sections are proportional to the weights of the digits in the binary number system, and the redundancy is realized using connection resistors between the sections are given. Analytical relations are derived for calculating the values of connection resistors and terminal resistors in these dividers for various options for selecting these types of resistors. It is also possible to set different weight redundancy values in sectional matrix current dividers, in which the weight of the digits within the sections is proportional to the weight of the digits in the binary number system. Computer simulation of the calculated matrix current dividers was carried out using the MicroCap 11 program for analog and digital modeling of electrical and electronic circuits and the correctness of the derived relations was confirmed. Approaches to constructing sectional matrix current dividers in which the weights of the digits of the sections are proportional to the weights of the digits of the redundant number system based on the Fibonacci numbers are suggested. . Analytical relations are also derived for calculating the values of connection resistors and terminal resistors in these dividers for various options for selecting these types of resistors. Computer simulations of the calculated matrix current dividers are also performed using the MicroCap 11 program and correctness of the relations and calculations are confirmed. The redundancy coefficients of the obtained resistive matrix current dividers are calculated and there characteristics are compared. Recommendations of their application, depending on the requirements are given.

Key words: resistive matrix dividers, DACs , weight redundancy.
DOI: https://doi.org/10.31649/1999-9941-2019-45-2-33-39.

Вступ

Резистивні матричні дільники струму широко застосовуються в цифрово-аналогових (ЦАП) та аналогово-цифрових (АЦП) перетворювачах [1, 7] для формування набору опорних струмів, які пропорційні вагам двійкової або іншої позиційної системи числення, яка застосовується. Але їх застосування обмежується характеристиками точності резисторів [5, 7]. У Вінницькому національному технічному універси

О. Д. Азаров, М. Р. Обертюх, С. А. Кирилащук, 2019

теті існує наукова школа [8, 9], що досліджує застосування надлишкових позиційних систем числення в АЦП та ЦАП. Це дає змогу досягти підвищення точності (або зниження вартості) та швидкодії [10, 11]. У статті розглядаються деякі аспекти побудови резистивних матричних дільників струму для цифро-аналогових перетворювачів із ваговою надлишковістю.

Актуальність

Найбільш простим методом побудови резистивних матричних дільників струму є схема, яка наведена у [5]. Опорні струми будуть пропорційні вагам резисторів, і якщо прийняти $R_i=2^{i-1}\cdot R$, то вони будуть пропорційні вагам розрядів двійкової системи числення. Якщо ж прийняти, що $R_i=\alpha^{i-1}\cdot R$, де $1<\alpha<2$, то струми будуть пропорційні вагам надлишкової позиційної системи числення з основою α. Недоліком такої схеми є великий розкид номіналів резисторів, особливо при збільшенні кількості розрядів n. Тому досягнення необхідної похибки при виготовленні резисторів ускладнюється.

Усунути такий недолік можливо шляхом застосуванням драбинкових дільників, відповідні схеми яких розглянуто в [5]. Щоб отримати опорні струми, що пропорційні вагам розрядів двійкової системи числення, потрібно прийняти $R_\perp=R_1=2\cdot R$ та $R_2=R$, а для отримання опорних струмів, що пропорційні вагам розрядів надлишкової позиційної системи числення з основою α: $R_\perp=\alpha\cdot R$, $R_1=\alpha\cdot R/(\alpha-1)$, та $R_2=(\alpha-1)\cdot R$ [10]. Як бачимо, для заданих опорних струмів, які пропорційні вагам розрядів надлишкової позиційної системи числення, необхідно реалізувати резистори з ірраціональними номіналами, що викликає технологічні труднощі. Доцільніше мати дільники, в яких можна було б мати цілочислові ваги розрядів.

Отже, можна стверджувати, що створення простих у мікроелектронному виконанні резистивних решіток (із цілочисловими номіналами резисторів), які призначені для формування опорних струмів, що пропорційні вагам розрядів позиційної надлишкової системи числення, є актуальною задачею.

Мета

Запропонувати підхід проектування резистивних секційних матричних дільників струму з цілочисловими відношеннями ваг розрядів, що призначені для багаторозрядних ЦАП із ваговою надлишковістю.

Задачі досліджень

1. Аналіз запропонованих підходів побудови секційних матричних дільників струму, в яких ваги розрядів у рамках секцій пропорційні вагам розрядів у двійковій системи числення, а надлишковість реалізується за допомогою резисторів зв'язку між секціями.
2. Аналіз запропонованих підходів побудови секційних матричних дільників струму, в яких ваги розрядів секцій пропорційні вагам розрядів надлишкової системи числення на основі чисел Фібоначчі.
3. Порівняння характеристик розглянутих резистивних матриць та надання рекомендацій щодо їх використання залежно від висунутих вимог.

Розв'язання задач досліджень

Для розв'язання поставленої задачі пропонується використовувати секційний матричний дільник струму. Приклад такої схеми наведено на рис.1

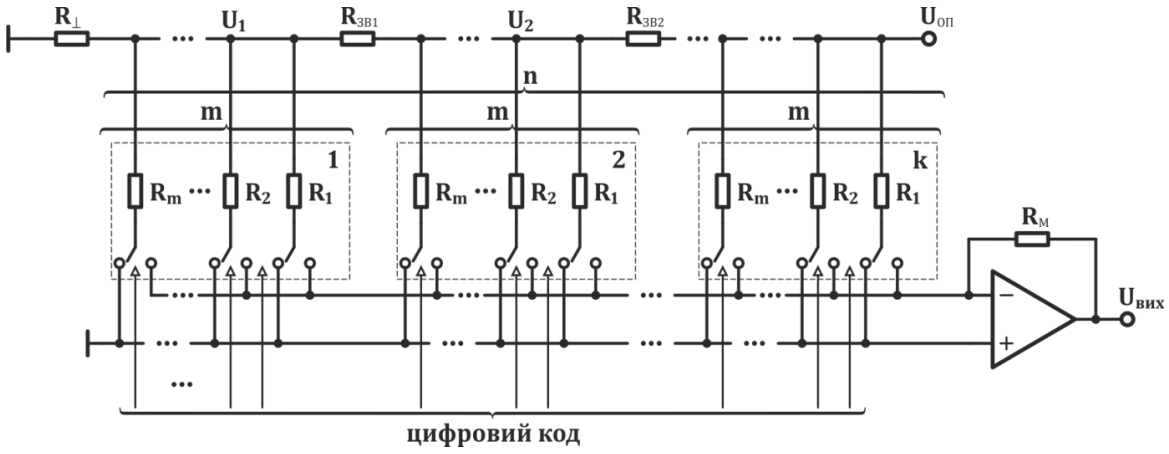


Рисунок 1 – ЦАП на основі секційного матричного дільника струму

Вона містить k секцій, кожна з яких складається з m паралельно з'єднаних резисторів (R_2, …, R_m), а між секціями розташовано резистори зв'язку ($R_{ЗВ1}$, $R_{ЗВ2}$,…), і кінцевий резистор $R_{\perp 1}$, що заземлюється. За допомогою ключів, якими керують цифрові коди, розрядні струми під'єднуються або на землю, або на

вхід операційного підсилювача, де за допомогою резистора R_M сумуються, масштабуються та перетворюються у вихідну напругу.

Виведемо основні відношення, що пов'язують значення струму та резисторів у схемі (рис. 1). Опори резисторів секції будуть дорівнювати R_1, R_2, …, R_m та опір всієї резистивної секції буде мати значення:

$$R_C = \frac{1}{\sum_{i=1}^{m} \frac{1}{R_i}} \ . \tag{1}$$

Сумарний струм, який протікає через R_C та $R_{\perp 1}$, дорівнює струму, який протікає через $R_{ЗВ1}$:

$$\frac{U_1}{R_{\perp 1} \| R_C} = \frac{U_2}{R_{ЗВ1} + R_{\perp 1} \| R_C} \Rightarrow \frac{U_2}{U_1} = \frac{R_{ЗВ1}}{R_{\perp 1} \| R_C} + 1, \tag{2}$$

де || - паралельне з'єднання резисторів.

Задамо коефіцієнт K_i як відношення струмів, що протікають через резистор R_m наступного каскаду та резистор R_1 попереднього каскаду, який можна використовувати для завдання надлишковості.

$$\frac{U_2}{R_m} = K_i \cdot \frac{U_1}{R_1} \Rightarrow \frac{U_2}{U_1} = K_i \cdot \frac{R_m}{R_1} . \tag{3}$$

Із умови (2) та (3) враховуючи (1) отримаємо:

$$R_{ЗВ1} = \left(R_{\perp 1} \| R_C\right) \cdot \left(K_i \cdot \frac{R_m}{R_1} - 1 \right), \tag{4}$$

$$R_{\perp 2} = R_{ЗВ1} + R_{\perp 1} \| R_C = K_i \cdot \frac{R_m}{R_1} \cdot \left(R_{\perp 1} \| R_C\right). \tag{5}$$

Для кожного розряду відповідно до [10], рівень надлишковості δQ, обчислюється за формулою:

$$\delta Q = \frac{\sum_{j=1}^{i-1} Q_j - Q_i}{\sum_{j=1}^{i} Q_j} \ . \tag{6}$$

Розглянемо випадок, коли струми, що протікають через резистори секції будуть пропорційні степеню двійки, тобто утворюють ряд I_0, $2 \cdot I_0$, $4 \cdot I_0$, …, $2^n \cdot I_0$. У цьому випадку опори резисторів секції будуть дорівнювати $R_i = 2^{i-1} \cdot R$, де R – опір резистора старшого розряду. Відповідно до (1) опір секції визначається:

$$R_C = \frac{R}{\sum_{i=1}^{m} \frac{1}{2^{i-1}}} = \frac{2^{m-1}}{2^m - 1} \cdot R . \tag{7}$$

Будемо вважати наявністю надлишковості ситуацію, коли струми, які протікають через резистор R_m наступного каскаду та резистор R_1 попереднього каскаду рівні, тобто у формулі (3) коефіцієнт K_i дорівнює 1. (Можна задати інші умови надлишковості, наприклад, якщо струм через резистор R_m наступно-

го каскаду прийняти рівним сумі струмів через резистори R_1 та R_2 попереднього каскаду, то коефіцієнт K_i дорівнює 3/2).

Розглянемо два підходи розрахунку резисторів $R_{\perp 1}$ та $R_{ЗВ1}$, $R_{ЗВ2}$, … , $R_{ЗВn}$:

І спосіб. Резистор $R_{\perp 1}$ вибирають довільно. Тоді значення резистора $R_{ЗВ2}$ визначається за формулою (8), враховуючи значення обчисленні у (4), (5) та (7), причому замість $R_{\perp 1}$ приймають значення $R_{\perp 2}$, яке обчислюється за формулою (9). Інші значення $R_{ЗВ}$,обчислюються рекурсивно.

$$R_{ЗВ1} = \frac{R_{\perp 1} \cdot 2^{m-1} \cdot R}{R_{\perp 1} \cdot \left(2^m - 1\right) + 2^{m-1} \cdot R} \cdot \left(2^{m-1} - 1\right), \tag{8}$$

$$R_{\perp 2} = \frac{R_{\perp 1} \cdot 2^{2\cdot(m-1)} \cdot R}{R_{\perp 1} \cdot \left(2^m - 1\right) + 2^{m-1} \cdot R}. \tag{9}$$

ІІ спосіб. Значення $R_{ЗВ1}$, $R_{ЗВ2}$, … , $R_{ЗВn}$ та відповідно, $R_{\perp 1}$, $R_{\perp 2}$, … , $R_{\perp n}$ рівні. З формул (4), (5) та (7) отримаємо:

$$R_{\perp} = \frac{2^{m-1} \cdot \left(2^m - 1\right)}{2^m - 1} \cdot R, \tag{10}$$

$$R_{ЗВ} = \frac{\left(2^{m-1} - 1\right)^2}{2^m - 1} \cdot R. \tag{11}$$

Обчислимо значення $R_{ЗВ1}$ та $R_{ЗВ2}$ для способу 1 за умов: p=1, m=3,4 та приймемо R=10кОм, $R_{\perp 1}=2^{m-1}\cdot R$.

n	$R_{ЗВ1}$	$R_{ЗВ2}$
3	$\frac{3}{2}R$ =15 кОм	$\frac{4}{3}R$ =13.3 кОм
4	$\frac{7}{2}R$ =35 кОм	$\frac{56}{17}R$ =32.9 кОм

Результат моделювання схеми у MicroCap 11 для m=4 наведено на рис. 2а. Розрахуємо значення $R_{\perp}$ та $R_{ЗВ}$, для способу 2 за умов: p=1, m=3,4 та приймемо R=10кОм.

Коефіцієнт надлишковості для резистивної решітки з трьома секціями для старшого розряду та m=4 відповідно до (6) становитиме 0,06 (6%).

n	$R_{\perp}$	$R_{ЗВ}$
3	$\frac{12}{7}R$ =17.1 кОм	$\frac{9}{7}R$ =12.9 кОм
4	$\frac{56}{15}R$ =37.3 кОм	$\frac{49}{15}R$ =32. 7 кОм

Результат моделювання схеми у MicroCap 11 для m=4 наведено на рис. 2б.

Розглянемо випадок, коли струми через резистори секції пропорційні числам Фібоначчі, тобто утворюють ряд I_0, $2\cdot I_0$, $3\cdot I_0$, $5\cdot I_0$, $8\cdot I_0$, $13\cdot I_0$, … . Опори резисторів секції при цьому будуть дорівнювати R, R/2, R/3, R/5, R/8, R/13, … , де R – опір резистора молодшого розряду. Розглянемо секцію з п'яти резисторів. Тоді відповідно до (1):

$$R_C = \frac{1}{\frac{8}{R} + \frac{5}{R} + \frac{3}{R} + \frac{2}{R} + \frac{1}{R}} = \frac{R}{19}. \tag{12}$$

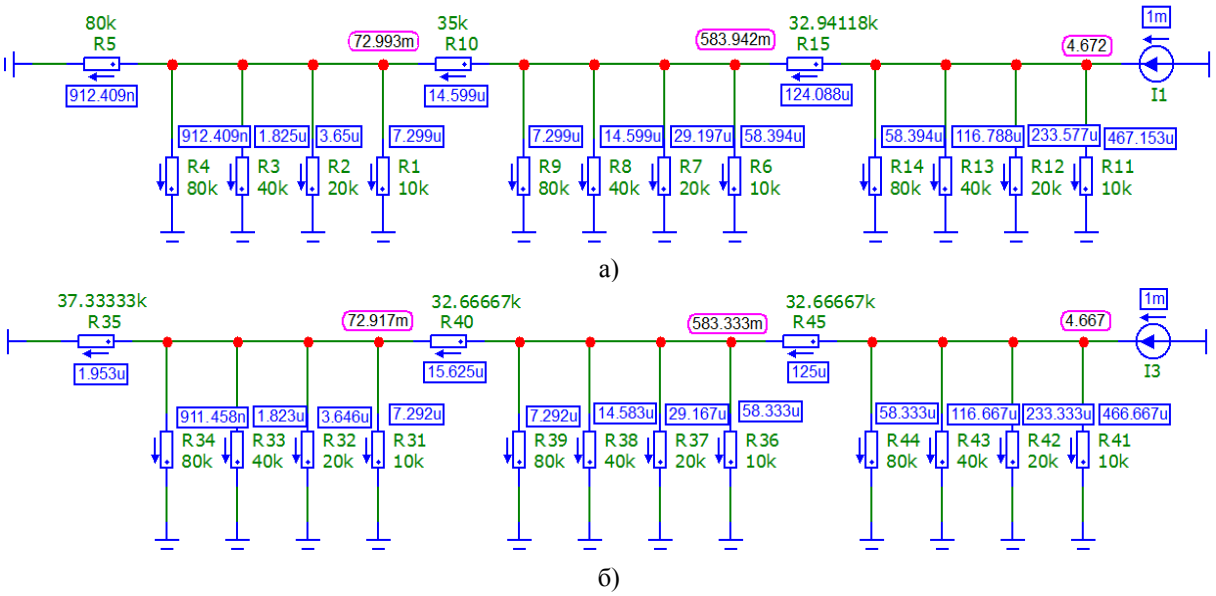


Рисунок 2 – Результат моделювання секційного матричного дільника струму із двійково-зваженими резисторами: а) I спосіб; б) II спосіб;

Завдання значень струмів, пропорційних числам ряду Фібоначчі є введенням надлишковості. Нехай відношення струмів, що протікають через резистор R_m наступного каскаду та резистор R_1 попереднього каскаду дорівнює 13/8, відповідно ряду Фібоначчі (k = 13/8). Розглянемо два можливих способи розрахунку резисторів $R_{\perp 1}$ и R_{3B1}, R_{3B2}, … , R_{3Bn}:

I спосіб. Якщо резистор $R_{\perp 1}$ вибираємо довільно. Тоді за формулами (4), (5) та (12) значення резистора R_{3B2} визначається за формулою (13), приймаючи замість $R_{\perp 1}$ значення $R_{\perp 2}$, що обчислюється за формулою (14). Інші значення R_{3B},обчислюються рекурсивно.

$$R_{3B1} = \frac{12 \cdot R_{\perp 1} \cdot R}{19 \cdot R_{\perp 1} + R}, \tag{13}$$

$$R_{\perp 2} = \frac{13 \cdot R_{\perp 1} \cdot R}{19 \cdot R_{\perp 1} + R}. \tag{14}$$

II спосіб. Значення R_{3B1}, R_{3B2}, … , R_{3Bn} та відповідно, $R_{\perp 1}$, $R_{\perp 2}$, … , $R_{\perp n}$ рівні. З формул (4), (5) та (12) отримаємо:

$$R_{\perp} = \frac{12}{19} \cdot R, \tag{15}$$

$$R_{3B} = \frac{144}{247} \cdot R \ . \tag{16}$$

Обчислимо значення $R_{\perp}$ та R_{3B}, для способу 2, приймаючи R=120кОм.

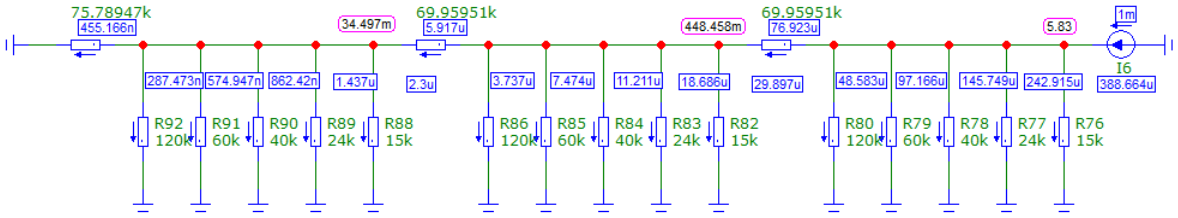
n	$R_{\perp}$	R_{3B}
4	75.8 кОм	69.9 кОм

Результат моделювання схеми в MicroCap 11 наведено на рис. 3а.

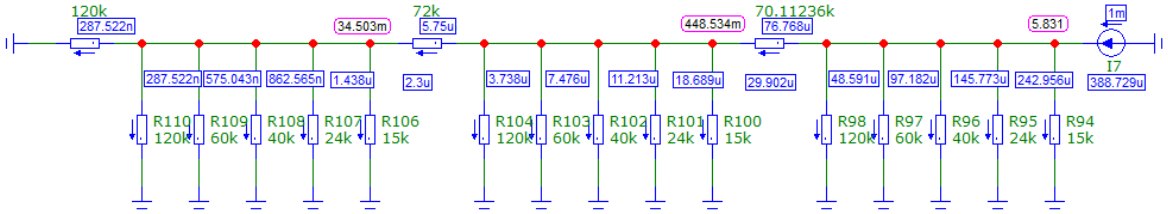
Обчислимо значення R_{3B1} та R_{3B1}, для способу 1 приймаючи R=120кОм, $R_{\perp 1}$=120кОм .

n	R_{3B1}	R_{3B2}
4	$\frac{3}{5}R$ =72 кОм	$\frac{52}{89}R$ =70.1 кОм

Результат моделювання схеми в MicroCap 11 наведено на рис. 3б.



а)



б)

Рисунок 3 – Результат моделювання секційного матричного дільника струму із резисторами зваженими на основі ряду Фібоначчі: а)I спосіб; б)II спосіб.

Коефіцієнт надлишковості для резистивної решітки із трьома секціями для старшого розряду відповідно до (6) становитиме 0,22 (22%).

У розглянутих випадках побудови резистивних решіток значення $R_{\perp}$ та R_{3B} отримуємо нецілими, але вимоги до їх точності можуть бути знижені шляхом використання самокалібровки. При використанні двійково-зважених резисторів не вимагається перетворення коду, що подається на ЦАП. Але коефіцієнт надлишковості сильно варіюється серед розрядів, що зменшує можливості калібровки окремих розрядів.

Висновки

1.Проаналізовані запропоновані підходи до побудови секційних матричних дільників струму, у яких ваги розрядів всередині секції пропорційні вагам розрядів у двійковій системі числення, а надлишковість задається вибором номіналів резисторів зв’язку між секціями.

2. Проаналізовані запропоновані підходи до побудови секційних матричних дільників струму, в яких ваги розрядів всередині секції пропорційні цілочисловим вагам розрядів надлишкової системи числення на основі чисел Фібоначчі.

3. Запропоновані рекомендації з проектування розглянутих секційних матричних дільників струму.

Литература

[1] Mosley J.D. Self-calibrating 16-bit A/D converter quarantees no missing codes to 50 kHz // EDN. – 1987. – vol. 32, № 2.

[2] Hokazono, K., Kanemoto, D., Pokharel, R., Tomar, A., Kanaya, H., Yoshida, K.. “A low-glitch and small-logic-area Fibonacci Series DAC”. IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS), 2011. Pages: 1-4.

[3] Patent 6130632A US, Int. Cl. H03M 1/10, DIGITALLY SELF-CALIBRATING CURRENTMODE DIA CONVERTER, Ion E. Opris, Cupertino, Calif., Appl. No.: 09/062,157, Filed: Apr. 16, 1998, Date of Patent: Oct. 10, 2000, 11 p.

[4] Patent 7605741B2 US, (51) Int. Cl. H03M I/34 (2006.01), DIGITALLY CORRECTED SAR CONVERTER INCLUDING A CORRECTION DAC, Christopher Peter Hurrell, Cookham (GB), Appl. No.: 11/634,053, Filed: Dec. 5, 2006, Date of Patent: Oct. 20, 2009, 8 p.

[5] Шляндин В. М. Цифровые измерительные преобразователи и приборы / Шляндин В. М. – М. : Высшая школа, 1973. – 280 с.

[6] Шляндин В. М. Цифровые измерительные устройства : учебник для вузов / Шляндин В. М. – 2-е изд., перераб. и доп. – М. : Высшая школа, 1981. – 335 с.

[7] Гнатек Ю.Р. Справочник по цифроаналоговым и аналогоцифровым преобразователям: Пер. с англ./ Под ред. Ю.А.Рюжина. - М.: Радио и связь, 1982. - 552 с., ил.

[8] Стахов А. П. Алгоритмическая теория измерения / Стахов А. П. – М. : Знание, 1979. – 64 с.

[9] Стахов А. П. Коды золотой пропорции / Стахов А. П. – М. : Радио и связь, 1984. – 152 с.

[10] Азаров О.Д. Аналого-цифрове порозрядне перетворення на основі надлишкових систем числення з ваговою надлишковістю: монографія / Азаров О. Д.. – Вінниця : ВНТУ, 2010. – 231 с.
[11] Азаров, О. Д. Багаторозрядні АЦП і ЦАП із ваговою надлишковістю, стійкі до параметричних відмов : монографія / О. Д. Азаров, О. В. Кадук. – Вінниця : ВНТУ, 2010. – 150 с.
Стаття надійшла: 10.09.2019.

References

[1] Mosley J.D. Self-calibrating 16-bit A/D converter quarantees no missing codes to 50 kHz // EDN. – 1987. – vol. 32, № 2.
[2] Hokazono, K., Kanemoto, D., Pokharel, R., Tomar, A., Kanaya, H., Yoshida, K.. "A low-glitch and small-logic-area Fibonacci Series DAC". IEEE 54th International Midwest Symposium on Circuits and Systems (MWSCAS), 2011. Pages: 1-4.
[3] Patent 6130632A US, Int. Cl. H03M 1/10, DIGITALLY SELF-CALIBRATING CURRENTMODE DIA CONVERTER, Ion E. Opris, Cupertino, Calif., Appl. No.: 09/062,157, Filed: Apr. 16, 1998, Date of Patent: Oct. 10, 2000, 11 p.
[4] Patent 7605741B2 US, (51) Int. Cl. H03M I/34 (2006.01), DIGITALLY CORRECTED SAR CONVERTER INCLUDING A CORRECTION DAC, Christopher Peter Hurrell, Cookham (GB), Appl. No.: 11/634,053, Filed: Dec. 5, 2006, Date of Patent: Oct. 20, 2009, 8 p.
[5] SHlyandin V. M. Sifrovie izmeritelnie preobrazovateli i pribori / SHlyandin V. M. – M. : Visshaya shkola, 1973. – 280 s.
[6] SHlyandin V. M. Sifrovie izmeritelnie ustroystva : uchebnik dlya vuzov / SHlyandin V. M. – 2-e izd., pererab. i dop. – M. : Visshaya shkola, 1981. – 335 s.
[7] Gnatek YU.R. Spravochnik po cifroanalogovim i analogosifrovim preobrazovatelyam: Per. s angl./Pod red. YU.A.Ryuzina. - M.: Radio i svyaz, 1982. - 552 s., il.
[8] Stahov A. P. Algoritmicheskaya teoriya izmereniya / Stahov A. P. – M. : Znanie, 1979. – 64 s.
[9] Stahov A. P. Kodi zolotoy proporcii / Stahov A. P. – M. : Radio i svyaz, 1984. – 152 s.
[10] Azarov O.D. Analogo-sifrove porozryadne peretvorennya na osnovi nadlishkovih sistem chislennya z vagovoyu nadlishkovistyu: monografiya / Azarov O. D.. – Vinnisya : VNTU, 2010. – 231 s.
[11] Azarov, O. D. Bagatorozryadni ASP i SAP iz vagovoyu nadlishkovistyu, stiyki do parametrichnih vidmov : monografiya / O. D. Azarov, O. V. Kaduk. – Vinnisya : VNTU, 2010. – 150 s.

Відомості про авторів

Азаров Олексій Дмитрович – д.т.н., професор, декан факультету інформаційних технологій та комп'ютерної інженерії Вінницького національного технічного університету, (0432) 59-83-64.

Обертюх Максим Романович – аспірант кафедри обчислювальної техніки Вінницького національного технічного університету

Кирилащук Світлана Анатоліївна – к.п.н, доцент, заступник декана факультета інформаційних технологій та компютерної інженерії Вінницького національного технічного університету з навчально-методичної роботи, (0432) 59-84-85.

А. Д. Азаров, М. Р. Обертюх, С. А. Кирилащук

РЕЗИСТИВНЫЕ МАТРИЧНЫЕ ДЕЛИТЕЛИ ТОКА ДЛЯ МНОГОРАЗРЯДНЫХ ЦАП С ВЕСОВОЙ ИЗБЫТОЧНОСТЬЮ

Винницкий национальный технический университет, г. Винница

O. Azarov, M. Obertyukh, S. Kirilashchuk

RESISTIVE MATRIX DIVIDERS OF CURRENT FOR MULTIDIGIT DACS WITH WEIGHT REDUNDANCY

Vinnytsia National Technical University, Vinnytsa