

УДК 621.382.3

О. Д. АЗАРОВ, В. Є. ЯЦИК

Вінницький національний технічний університет, Вінниця

МЕТОДИ ПОКРАЩЕННЯ СТАТИЧНИХ ХАРАКТЕРИСТИК ВІДБИВАЧІВ СТРУМУ

Анотація. У статті розглянуто методи покращення статичних характеристик відбивачів струму за рахунок зменшення їх вхідного опору й істотного збільшення вихідного. Аналізуються запропоновані підходи щодо схемно-функціональної організації вказаних пристроїв на базі параметричного і компенсаційного відбивача Уілсона. Виведено аналітичні співвідношення для оцінювання вхідного і вихідного опорів запропонованих структур. Здійснено порівняльний аналіз статичних характеристик запропонованих і відомих схем. Показано, що запропоновані пристрої істотно перемагають базові за вищезгаданими параметрами.

Ключові слова: параметричний відбивач струму, відбивач струму Уілсона, вхідний опір, вихідний опір.

Аннотация. В статье рассмотрены методы улучшения статических характеристик отражателей тока за счет уменьшения их входного сопротивления и существенного увеличения выходного. Анализируются предложенные подходы к схемно-функциональной организации указанных устройств на базе параметрического и компенсационного отражателя Уилсона. Выведены аналитические соотношения для оценки входного и выходного сопротивлений предложенных структур. Осуществлен сравнительный анализ статических характеристик предложенных и известных схем. Показано, что предложенные устройства существенно превосходят базовые по вышеуказанным параметрам.

Ключевые слова: параметрический отражатель тока, отражатель тока Уилсона, входное сопротивление, выходное сопротивление.
Abstract. The article reviews methods of improving the static characteristics of current mirrors by reducing their input resistance and a substantial increase in output. Analyzed the proposed approaches to functional organization of these devices based on parametric and compensation Wilson current mirror. Been derived the analytic relations for the evaluation of input and output resistances of the proposed structures. Realizable comparative analysis of static characteristics of the proposed and known schemes. It is shown that the proposed device essentially win basic on the above parameters.

Key words: current mirror, Wilson current mirror, input resistance, output resistance.

Вступ

Відбивачі струму (ВС) або струмові дзеркала (current mirrors) [1] є складовою частиною багатьох аналогових і аналогово-цифрових схем [1, 2]. Параметри цих елементів, зокрема, вхідний і вихідний опори можуть істотно впливати як на статичні, так і на динамічні характеристики електронних пристроїв [3], які є складовими частинами систем вимірювання, перетворення й опрацювання сигналів.

Актуальність

Існує певне розмаїття схем ВС, побудованих на біполярних транзисторах (БТ), описаних, зокрема, в [1, 2, 4, 5, 6]. При цьому треба відзначити, що основою більшості схем є або найпростіший параметричний ВС у вигляді композиції: давач струму (діод) - відбивач, або компенсаційний ВС із зворотнім зв'язком типу схеми Уілсона [1, 2]. Перевагою останнього є збільшений вихідний опір і відповідно менша похибка завдання коефіцієнта передачі. Треба також відзначити, що схеми ВС на БТ є економічнішими порівняно зі схемами на польових транзисторах, оскільки вимагають меншої напруги живлення.

Значну кількість існуючих публікацій, присвячених ВС [1, 5, 7, 8, 9], спрямовано на розв'язання задачі підвищення вихідного опору. Водночас, можливості зменшення вхідного опору практично не розглядаються. При цьому слід відзначити, що для ряду пристроїв, наприклад, таких як високолінійні широкосмугові підсилювачі струму [10] вхідний опір ВС є критичним і може істотно впливати на їх як статичні, так і динамічні характеристики. Крім того питання, присвячені комплексному покращенню статичних характеристик ВС, а саме зменшенню вхідного та збільшенню вихідного опорів у рамках єдиної схеми у науково-технічній літературі практично не розглянуто.

У зв'язку з вищевказаним тема статті “Методи покращення статичних характеристик відбивачів струму” є актуальною.

Мета

Покращення статичних характеристик ВС за рахунок зменшення їх вхідного та збільшення вихідного опорів шляхом застосування запропонованих нових схемно-структурних методів.

Задачі

Аналіз запропонованих методів схемно-структурної організації ВС зі зменшеними вхідними і збільшеними вихідними опорами;

1. Виведення аналітичних співвідношень для оцінювання вхідних і вихідних опорів ВС, побудованих на базі запропонованих методів покращення їх статичних характеристик.

Розв'язання задач

Найпростіший параметричний ВС, побудований як композиція діод (транзистор в діодному вмиканні) – відбивач (каскад із загальним емітером (ЗЕ)) має вхідний опір, значення якого визначається на основі співвідношення, наведеного в [11]:

$$\Gamma_{\text{вх}} \approx \frac{\Phi_t}{I_d},$$

де Φ_t – термопотенціал, значення якого дорівнює 25,86 мВ при температурі $t=27\text{ }^\circ\text{C}$;

I_d – струм, що протікає через діод.

Питання зменшення $r_{вх}$ такого ВС практично не розглянуто в науково-технічній літературі, тому проаналізуємо його детальніше. Кардинальним шляхом розв'язання цієї задачі є застосування схем із введенням активного від'ємного зворотного зв'язку, що стабілізує напругу на вході ВС під час змінення вхідного струму.

Можна вказати принаймні два варіанти схемно-функціональної організації ВС параметричного типу з низьким вхідним опором, що ілюструються на рисунку 1. Застосування на входах схем окремо генератора робочого струму I_p і вхідного струму $I_{вх}$ здійснено для зручності виконання комп'ютерного схемотехнічного аналізу.

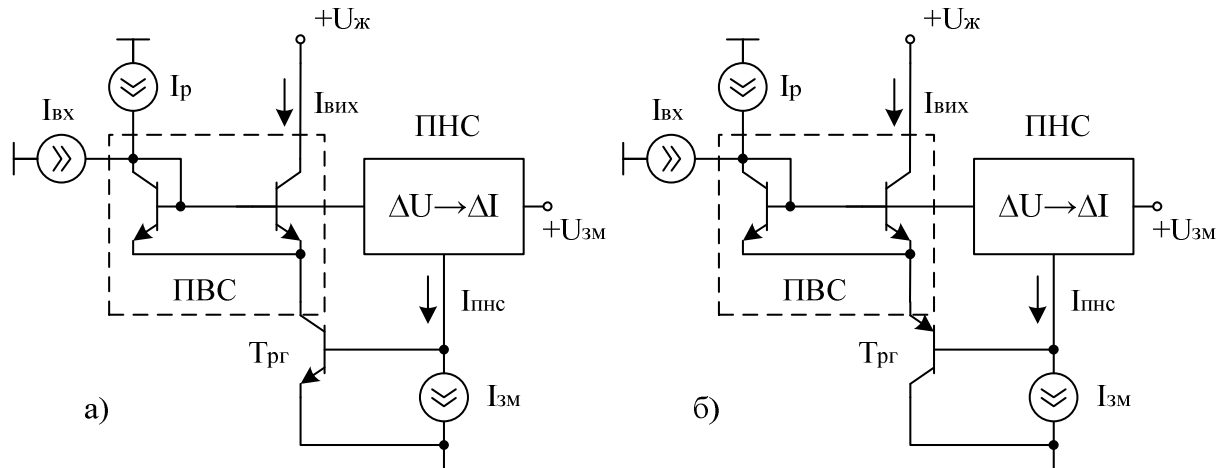


Рисунок 1 – Ілюстрація методів схемно-функціональної організації параметричних ВС із низьким вхідним опором із реалізацією регуляторів на основі каскадів: а) ЗЕ; б) ЗК

Перший метод (рис. 1 а)) передбачає застосування регулятора $T_{рг}$ у вигляді транзисторного каскаду загальний емітер (ЗЕ), а другий (рис. 1 б)) каскаду загальний колектор (ЗК). До контуру зворотного зв'язку уведено перетворювач напруга-струм (ПНС) ($\Delta U \rightarrow \Delta I$). Тут $\Delta U = U_{вх} - U_{зм}$ – різниця напруга, що знімається з діода параметричного відбивача струму (ПВС) і з виходу джерела напруги змінення. При цьому слід зазначити, що для першого випадку треба мати ПНС в якому збільшення ΔU призведе до зростання вихідного струму $I_{пнс}$, а в другому випадку - до зменшення. Обидві схеми працюють таким чином. Якщо вхідний струм $I_{вх}$ збільшується, то збільшується $U_{вх}$. При цьому ПНС формує приріст струму $\Delta I_{пнс}$, що привідкриває транзистор $T_{рг}$, тобто збільшує струм, який протікає через ПВС і стабілізує $U_{вх}$. Робочі точки ПНС і $T_{рг}$ задаються відповідно робочим струмом I_p та струмом змінення $I_{зм}$. На рисунку 2 наведено варіанти схемних реалізацій ПНС.

Оскільки наведені схеми ВС містять контури зворотного зв'язку (ЗЗ) [11] у вигляді композиції ПНС і регуляторів $T_{рг}$, то у загальному випадку малосигнальний вхідний опір пристрою визначається не стільки вхідним опором ПВС, скільки вхідним опором ПНС, а саму у вигляді:

$$r_{вх} = \frac{r_{вх}}{1 + \chi \cdot K_i} \quad (1)$$

де $r_{вх}$ – вхідний опір ПНС при розірваній петлі ЗЗ;

K_i – коефіцієнт підсилення струму в контурі ЗЗ;

χ – коефіцієнт розгалуження струму на виході регулятора. При цьому слід відзначити, що оскільки ПВС має два кола, а саме: діод – давач і каскад ЗЕ, то розгалуження I_p у ці кола має бути приблизно однаковими. Тому можна вважати, що $\chi \approx 0,5$.

Треба відзначити, що коефіцієнти передачі (відбиття) для всіх наведених схем дорівнюють:

$$K_{вб} = \frac{I_{вх}}{I_{вх}} \approx 1.$$

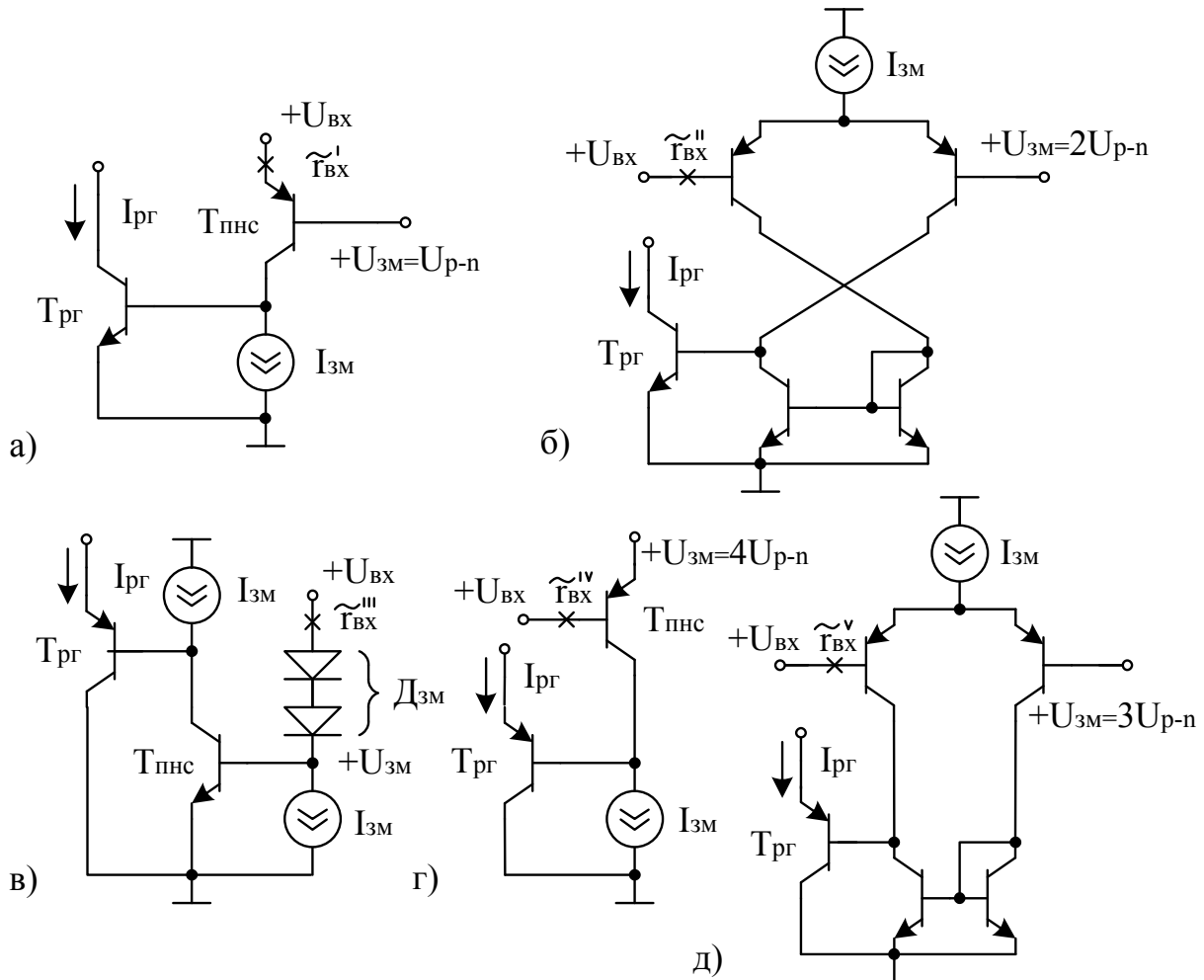


Рисунок 2 – варіанти реалізації ПНС для регуляторів на основі каскаду: а), б) ЗЕ; в), г), д) ЗК.

У випадку використання ПНС, зображеного на рисунку 2 а), маємо:

$$K_i' = \alpha \cdot \beta_{\text{pr}},$$

де α – коефіцієнт передачі струму каскаду ЗБ (ПНС);

β_{pr} – коефіцієнт передачі струму каскаду Т_{pr} (ЗЕ).

Застосовуючи аналітичні вирази, наведені в [6], можна показати що:

$$\overline{r_{\text{BX}}'} = r_{\text{BXЗБ}} = r_e + \frac{r_{\delta}}{1 + \beta},$$

тому:

$$r_{\text{BX}}' = \frac{r_e + \frac{r_{\delta}}{1 + \beta}}{1 + 0,5 \cdot \alpha \cdot \beta_{\text{pr}}} \approx \frac{2 \cdot r_e}{\beta_{\text{pr}}}.$$

Для схеми, зображеної на рисунку 2 б), ПНС являє собою диференційний каскад з активним навантаженням у вигляді ВС, тому:

$$\overline{r_{\text{BX}}''} = 2 \cdot r_e \cdot (1 + \beta_{\text{p-n-p}}).$$

Коефіцієнт передачі струму по контуру ЗЗ дорівнює:

$$K_i'' = 2 \cdot K_{i\text{пкс}} \cdot K_{i\text{pr}} = 2 \cdot \beta_{\text{p-n-p}} \cdot \beta_{\text{n-p-n}}.$$

Підставляючи значення $\overline{r_{\text{BX}}''}$ і K_i'' в (1) маємо:

$$r_{\text{ВХ}}'' = \frac{2 \cdot r_e \cdot (1 + \beta_{\text{p-n-p}})}{\beta_{\text{p-n-p}} \cdot \beta_{\text{n-p-n}}} \approx \frac{2 \cdot r_e}{\beta_{\text{n-p-n}}}$$

У випадку схеми (рис. 2 в)) без урахування опорів діодів зміщення маємо:

$$r_{\text{ВХ}}''' = 2 \cdot r_e \cdot (1 + \beta_{\text{n-p-n}})$$

тому по аналогії з попереднім випадком отримаємо:

$$r_{\text{ВХ}}'''' = \frac{r_e \cdot (1 + \beta_{\text{n-p-n}})}{0,5 \cdot \beta_{\text{p-n-p}} \cdot \beta_{\text{n-p-n}}} \approx \frac{2 \cdot r_e}{\beta_{\text{p-n-p}}}$$

Для схеми (рис. 2 г)) вхідний опір дорівнює:

$$r_{\text{ВХ}}^{\text{IV}} = r_e \cdot (1 + \beta_{\text{p-n-p}}),$$

при цьому:

$$r_{\text{ВХ}}^{\text{IV}} = \frac{r_e \cdot (1 + \beta_{\text{p-n-p}})}{0,5 \cdot \beta_{\text{p-n-p}}^2} \approx \frac{2 \cdot r_e}{\beta_{\text{p-n-p}}}$$

У випадку схеми (рис. 2 д)):

$$r_{\text{ВХ}}^{\text{V}} = 2 \cdot r_e \cdot (1 + \beta_{\text{p-n-p}}),$$

тому:

$$r_{\text{ВХ}}^{\text{V}} = \frac{2 \cdot r_e \cdot (1 + \beta_{\text{p-n-p}})}{\beta_{\text{p-n-p}}^2} \approx \frac{2 \cdot r_e}{\beta_{\text{p-n-p}}}$$

Під час розрахунку робочих точок ВС слід мати на увазі, що рівень I_p для схем, наведених на рисунках 2 а) і 2 в) повинен бути приблизно удвічі більше ніж для схем 2 б), г) і д). Крім того слід брати до уваги, що оскільки транзистори ПНС і T_p працюють при низьких рівнях напруги живлення $1 \div 3 U_{p-n}$, то значення їх малосигнальних коефіцієнтів передачі β будуть дещо зниженими ніж для вихідного транзистора ПВС, який працює в номінальному режимі.

Значення малосигнальних вхідних опорів ПВС для випадків застосування ПНС, зображених на рисунках 2 а) – д), при робочих струмах $\sim 1 \text{mA}$ (для інтегральних транзисторів фірми Intersil) зведено в таблиці 1.

Таблиця 1 – Порівняльна таблиця вхідного опору для різних схем ВС

$r_{\text{ВХ}}$ (Ом)	$r_{\text{ВХ}}'$	$r_{\text{ВХ}}''$	$r_{\text{ВХ}}'''$	$r_{\text{ВХ}}^{\text{IV}}$	$r_{\text{ВХ}}^{\text{V}}$	$r_{\text{ВХ}}$ ПВС	$r_{\text{ВХ}}$ ВСУ
	0,85	0,92	1,56	1,72	1,72	28,9	57,8

Ці результати добре узгоджуються з даними, отриманими шляхом схемотехнічного аналізу, здійсненого за допомогою інтегрованого пакету MicroCap – 9 [12]. При цьому слід зауважити, що значення вхідних опорів для усіх розглянутих запропонованих схем значно менше ніж для ПВС і ВСУ.

Аналогічним чином можна будувати компенсаційні ВС з низьким $r_{\text{ВХ}}$ на базі схем Уїлсона, структури яких зображено на рисунку 3 а). Причому, якщо застосовувати ПНС і T_g , наведені на рисунку 2 а) – д), то значення вхідних опорів будуть близькими до наведених у таблиці 1.

Принципово іншим шляхом зменшення $r_{\text{ВХ}}$ компенсаційних ВС є додаткове уведення вхідного каскаду (Вх К) ЗБ, що має значно менший вхідний опір ніж каскад ЗЕ. Приклад побудови модернізованої схеми Уїлсона із застосуванням на вході каскаду ЗБ наведено на рисунку 3 б). Для задання робочої точки тут використовуються джерела напруги зміщення U_{zm} і струму зміщення I_{zm} . Малосигнальний вхідний опір цієї схеми дорівнює:

$$r_{\text{ВХ}} = \frac{r_{\text{ВХ ЗБ}}}{1 + \chi \cdot K_{i33}},$$

$$\text{де } r_{\text{ВХ ЗБ}} = r_e + \frac{r_6}{1 + \beta_{\text{p-n-p}}};$$

$K_{i33} \approx \beta$ – коефіцієнт передачі струму зі входу схеми на емітер T_g ;

$\chi \approx 0,5$ – коефіцієнт передачі струму емітера $T_{рг}$ на діод внутрішнього ВС.

Таким чином малосигнальний опір модернізованої схеми Уїлсона:

$$r_{вх\text{ МУ}} = \frac{r_e + \frac{r_{\delta}}{1 + \beta_{p-n-p}}}{1 + 0,5 \cdot \beta_{n-p-n}}$$

Альтернативою схеми Уїлсона може слугувати компенсаційний ВС, що містить Вх К ЗБ і вихідний каскад ЗЕ. Для завдання робочої точки Вх К і вихідного каскадів $T_{вих}$ застосовуються джерела напруги $U_{зм}$ і струму зміщення $I_{зм}$. Схема працює таким чином: вхідний струм $I_{вх}$ із виходу Вх К поступає одночасно на бази транзисторів компенсатора $T_{кмс}$ і вихідного транзистора $T_{вих}$. Причому розгалуження колекторного струму каскаду ЗБ у бази вказаних транзисторів здійснюється приблизно в рівних частках, пропорційних $\beta_{кмс}$ і $\beta_{вих}$, тому $I_{вх} \approx I_{кмс}$. Водночас це співвідношення залежить від ідентичності параметрів $T_{кмс}$ і $T_{вих}$, а також (хоча і не значно) від напруг колектор-емітер.

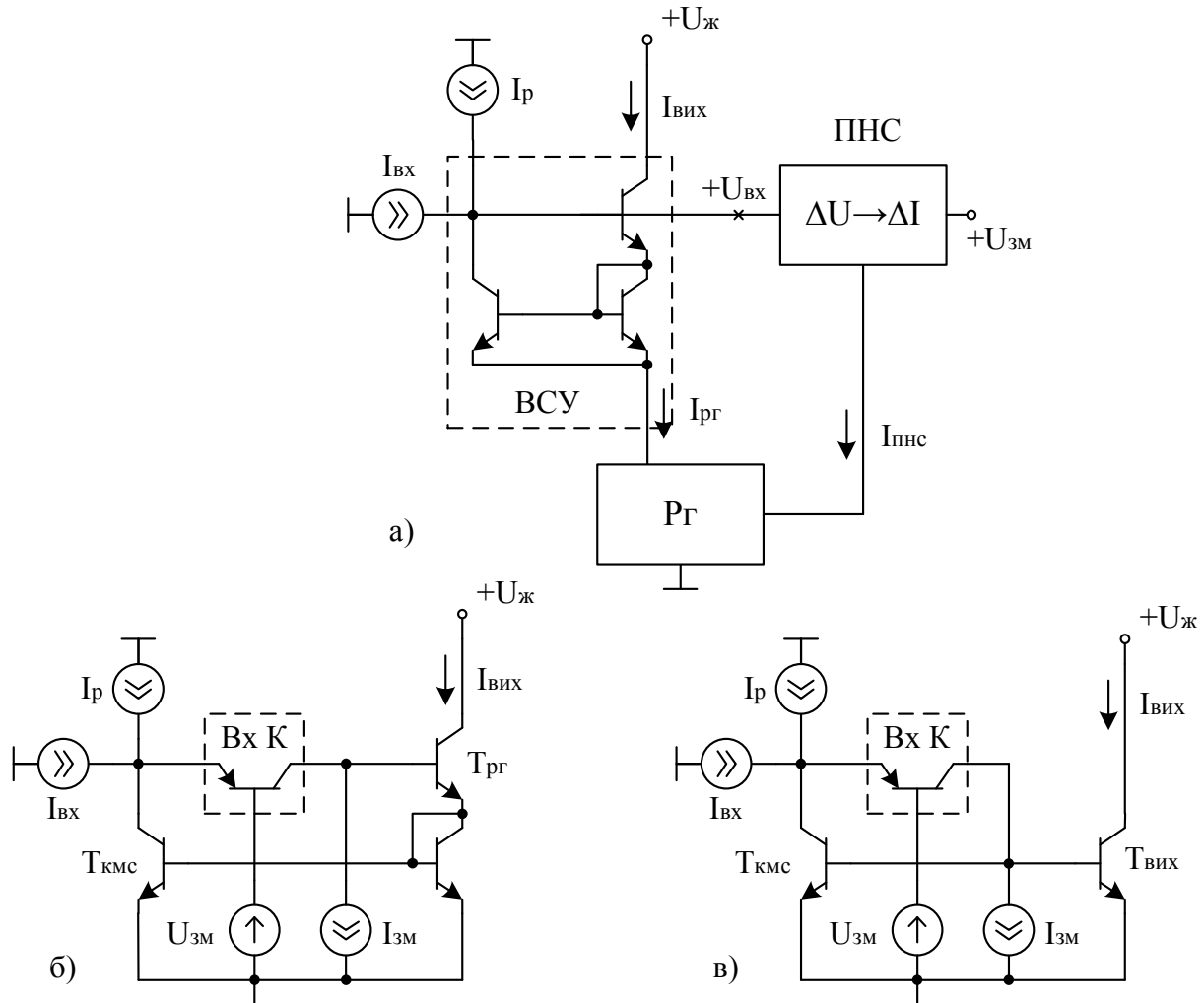


Рисунок 3 – Схемно-структурна організація компенсаційних ВС із низьким : модернізованого ВСУ із зовнішнім активним ЗЗ а); із застосуванням вхідного каскаду ЗБ б); в) із вхідним каскадом ЗБ і вихідним ЗЕ

Малосигнальний $r_{вх}$ розглянутої схеми компенсаційного ВС:

$$r_{вх\text{ КМС}} = \frac{r_{вх\text{ ЗБ}}}{1 + \chi \cdot \beta_{n-p-n}}$$

де $\chi \approx 0,5$ - коефіцієнт розгалуження колекторного струму Вх К. Остаточно маємо:

$$r_{\text{ВХ КМС}} = \frac{r_e}{1 + 0,5 \cdot \beta_{\text{п-р-п}}} \approx \frac{2 \cdot r_e}{\beta_{\text{п-р-п}}}$$

Результати комп'ютерного моделювання показують, що значення $r_{\text{ВХ}}$ для структури, зображеної на рис. 3 а) збігається з наведеними у табл. 1. Вхідні опори схем (рис. 3 б), в)) є приблизно однаковими і при $I_{\text{зм}} \approx 1$ мА дорівнюють $r_{\text{ВХ}} \approx 0,7$ Ом.

Важливою статичною характеристикою ВС є також вихідний опір $r_{\text{ВІХ}}$. Власне саме він характеризує степінь "неідеальності" генератора струму. При цьому слід зазначити, що найнижчий $r_{\text{ВІХ}}$ має параметричний ВС, для якого:

$$r_{\text{ВІХ}} \approx r_{\text{К}}^* = \frac{U_{\text{Ерлі}}(I_{\text{Г}})}{I_{\text{К}}}$$

де $U_{\text{Ерлі}}(I_{\text{Г}})$ – напруга Ерлі, яка для інтегральних малопотужних транзисторів п-р-п дорівнює 40÷70 В, а для р-п-р транзисторів 15÷20 В.

Таким чином для ПВС при $I_{\text{ВІХ}} = 1$ мА вихідний опір має значення на рівні десятків кОм. ВС Уїлсона має [1]:

$$r_{\text{ВІХ}} = 0,5 \cdot r_{\text{К}} = 0,5 \cdot r_{\text{К}}^* \cdot (1 + \beta)$$

Безумовно це істотно більше, ніж у ПВС. Водночас, у багатьох випадках: прецизійні схеми, підсилювачі постійного струму та інших вимагається значно вищий рівень $r_{\text{ВІХ}}$.

У науково-технічній літературі [1,5] розглядаються шляхи збільшення вихідного опорів генераторів і ВС. Водночас, вони є недостатньо ефективними або вимагають складної реалізації (відслідкований вихід). Так застосування на виході ПВС або ВС Уїлсона (ВСУ) каскадних схем дозволяють досягти максимального вихідного опору на рівні $r_{\text{ВІХ}} \text{ ВС} = r_{\text{К}}$, що усього вдвічі більше ніж у поширеного ВСУ.

Автори пропонують методи збільшення $r_{\text{ВІХ}} \text{ ВС}$, що базуються на уведенні зовнішніх і внутрішніх контурів ЗЗ. Це дозволяє істотно нейтралізувати вплив ефекту Ерлі. Причому тут за основу береться постулат про те, що максимальний вихідний опір каскадів ЗЕ (з емітерним резистором) і ЗБ не може перевищувати опору колекторного переходу $r_{\text{К}} = r_{\text{К}}^* \cdot (1 + \beta)$ [11]. Причиною цього є залежність (хоча і незначна) струму бази від напруги колектор-емітер. Тому суть запропонованих підходів щодо компенсації $I_{\text{б}}$ вихідного транзистора полягає у введенні контурів від'ємного зворотного зв'язку між базою $T_{\text{ВІХ}}$ і внутрішнім генератором струму.

Суть методів схемно-функціональної організації ВС із високим $r_{\text{ВІХ}}$ ілюструється на рисунку 4. Схеми, зображені на рис. 4 а) і б) являють собою ПВС, до виходу який підключено вихідні буферні транзистори на основі каскадів ЗБ.

Тут бази вихідних транзисторів $T_{\text{ВІХ}}$ підключено до контурів зовнішнього або внутрішнього від'ємного ЗЗ. Причому у схемі зображений на рис. 4 а) контур ЗЗ являє собою генератор струму зміщення $I_{\text{зм}}$, діод зміщення $D_{\text{зм}}$ і внутрішній додатковий ВС, вихід якого підключено до входу пристрою. Дія ЗЗ відбувається таким чином, що збільшення $I_{\text{б}}$ внаслідок змінення $U_{\text{к}}$ призводить до зменшення струму відбиття $I_{\text{вб}}$ внутрішнього ВС і відновлення $I_{\text{ВІХ}}$. Якщо $I_{\text{б}}$ зменшується, то $I_{\text{вб}}$ збільшується і $I_{\text{ВІХ}}$ знову поновлюється. У схемі на рис. 4 б) організовано контур внутрішнього ЗЗ і $D_{\text{зм}}$ замінено транзистором зміщення $T_{\text{зм}}$, котрий разом із $I_{\text{зм}}$ утворює контур зовнішнього ЗЗ. Причому дія ЗЗ тут є аналогічно, як і для першого випадку. На рисунку 4 в) і г) зображено схеми компенсаційних ВС, виходи яких організовано аналогічно тому як і для розглянутих перших двох. Діод $D_{\text{зм}}$ тут слугує для вирівнювання β транзистора $T_{\text{Г}}$ і компенсатора. Останній варіант (рис. 4 д)) являє собою схему ВСУ, на виході якої ЗЗ організовано за допомогою транзистора $T_{\text{зм}}$ і генератора струму зміщення $I_{\text{зм}}$.

Для оцінювання вихідних опорів розглянутих пристроїв доцільно проаналізувати узагальнену мало-сигнальну схему заміщення вихідного каскаду (рис. 4 е)), в якій вилучено другорядні елементи. Тут $I_{\text{Г}}$ – струм генератора, що формується транзистором $T_{\text{Г}}$, $r_{\text{Г}}$ – внутрішній опір, а $r_{\text{ВХ}}^*$ – вхідний опір вихідного каскаду на транзисторі $T_{\text{ВІХ}}$. Слід відзначити одну принципову деталь – вихідний опір вихідного каскаду ВС обмежується двома складовими. Перша – це опір колекторного переходу $r_{\text{К}}$, значення якого з урахуванням дії ЗЗ дорівнює:

$$\bar{r}_k = \frac{r_k}{1 - K_{i33}} = \frac{r_k^* \cdot (1 + \beta)}{1 - K_{i33}}$$

де r_k, r_k^* – опори колекторних переходів відповідно каскаду ЗБ і ЗК;

β – коефіцієнт передачі по струму каскаду ЗЕ;

K_{i33} – коефіцієнт передачі струму по петлі ЗЗ.

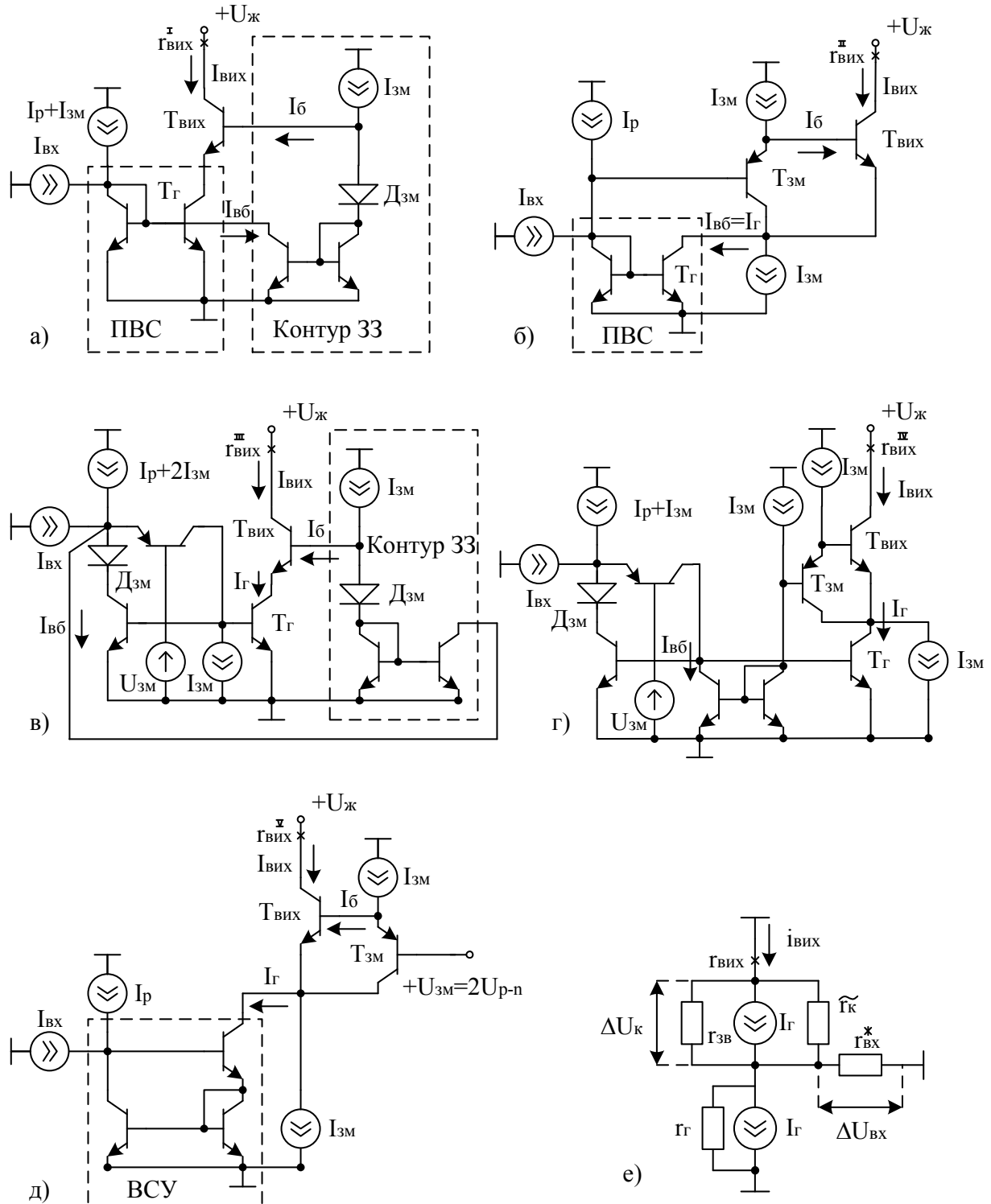


Рисунок 4 – схеми ВС із високим $\Gamma_{ввих}$ на основі: а), б) ПВС; в), г) компенсаційних ВС; д) ВСУ; е) мало-сигнальна схема заміщення вихідного каскаду.

Друга складова – це опір $r_{зв}$, що залежить від рівня зворотної передачі приросту колекторної напруги ΔU_k на емітер $T_{вих}$. При цьому приріст напруги $\Delta U_{вх}$ впливає на рівень I_r у зв'язку з кінцевим значенням r_k . Звідси маємо:

$$r_{зв} = r_r \cdot K_{зв},$$

де $K_{зв} = \frac{\Delta U_{ж}}{\Delta U_{вх}}$ – коефіцієнт зворотної передачі приросту колекторної напруги ΔU_k на емітер $T_{вих}$.

Скориставшись малосигнальною схемою заміщення БТ [11], неважко показати, що:

$$K_{зв} \approx \frac{U_{Ерлі}}{\Phi_t},$$

тому:

$$r_{зв} = r_r \cdot \frac{U_{Ерлі}}{\Phi_t} \approx r_r \cdot \frac{r_k^*}{r_e}.$$

Враховуючи вищевідзначене, вихідний малосигнальний опір схеми дорівнює:

$$r_{вих} = \frac{\Delta U_k}{i_{вих}} = r_{зв} \parallel \overline{r_k} = \frac{\frac{r_k^* \cdot (1 + \beta) \cdot r_r}{(1 - K_{i33}) \cdot r_e}}{\frac{1 + \beta}{1 - K_{i33}} + \frac{r_r}{r_e}}.$$

Під час аналізу $r_{вих}$ треба відзначити той чинник, що складова $\overline{r_k}$ істотно залежить від співвідношення складових різниці $(1 - K_{i33})$. При цьому, якщо K_{i33} наближається до 1, то $\overline{r_k}$ різко зростає, і навіть може виникнути повна компенсація або перекомпенсація. За таких умов можливо, що $\overline{r_k} \gg r_{зв}$. Тоді:

$$r_{вих} = r_{зв} = r_r \cdot K_{зв}.$$

За такої ситуації для підвищення $r_{вих}$ треба використовувати у схемі внутрішній генератор струму з якомога більшим r_r , наприклад ВСУ. Підсумки схемотехнічного аналізу малосигнальних $r_{вих}$ при $I_{зм} = 1$ мА схем ВС, наведених на рисунку 4, зведено у таблиці 2.

Таблиця 2 – Порівняльна таблиця вихідного опору схем ВС

$r_{вих}$ (МОм)	$r_{вих}^I$	$r_{вих}^{II}$	$r_{вих}^{III}$	$r_{вих}^{IV}$	$r_{вих}^V$	$r_{вих}$ ПВС	$r_{вих}$ ВСУ
	80,3	72,3	97,1	176,6	262,1	0,067	3,7

Отримані результати свідчать про те, що запропоновані методи дозволяють істотно (майже на два порядки) збільшити вихідний опір ВС порівняно з ВСУ і на 3–4 порядки порівняно з ПВС.

Висновки

1. Запропоновано методи схемно-структурної організації відбивачів струму з покращеними статичними характеристиками, а саме зі зменшеним вхідним і підвищеним вихідним опором. Це досягається введенням контурів внутрішнього і зовнішнього зворотного зв'язків по струму.

2. Виведено аналітичні співвідношення для оцінювання вхідних і вихідних опорів параметричного і компенсаційних відбивачів струму. Доведено, що значення вхідних опорів запропонованими методами можуть бути зменшені на один – два порядки, а значення вихідних опорів підвищені на один – два порядки при заданому коефіцієнті передачі.

Список літератури

1. Титце У. Полупроводниковая схемотехника. / У. Титце, К. Шенк [пер. с нем. ДМК Пресс]. – М. : – ДМК Пресс, 2008 – Т. 1. – 832 с.
2. Grebene A. Bipolar and MOS Analog Integrated Circuit Design / Alan B. Grebene – , 2003. – 879 p.
3. Кестер У. Аналогово-цифровое преобразование. / У. Кестер. – М.: Техносфера, 2007. – 1016 с.
4. Гребен А. Б. Проектирование аналоговых интегральных схем. / А. Б. Гребен [Пер. с англ. Энергия] – М.: Энергия, 1976. – 256 с. с ил.
5. Коннели Дж. Аналоговые интегральные схемы. Элементы, схемы, системы и применения. / Дж. Коннели. – М.: Мир, 1977. – 439 с. с ил.
6. Степаненко И. П. Основы микроэлектроники. Учебное пособие для вузов. / И. П. Степаненко – 2-е изд. перераб. и доп. – М.: Лаборатория Базовых Знаний. 2003. – 488 с.: ил.
7. United States Patent № 3936725 Herbert Anton Schneider Current mirrors Feb. 3, 1976
8. United States Patent № 0181257 A1 Hugo Veenstra Current mirror Aug. 17, 2006
9. United States Patent № 5461343 Ryan P. Foran Current mirror circuit Oct. 24, 1995
10. Азаров О.Д. Двотактні підсилювачі постійного струму для багато розрядних перетворювачів форми інформації, що самокалібруються : монографія / О.Д. Азаров, В.А. Гарнага. – Вінниця : ВНТУ, 2011. – 156 с.
11. Степаненко И. П. Основы теории транзисторов и транзисторных схем. / И. П. Степаненко – 2-е из. перераб. и доп. – М.: «Энергия», 1977. – 616 с.: ил.
12. Амелина М. А. Программа схемотехнического моделирования Micro-Cap 8. / М. А. Амелина, С. А. Амелин – М. : Горячая линия-Телеком, 2007. – 464 с.

Відомості про авторів

Азаров Олексій Дмитрійович – д.т.н., проф., завідувач кафедри обчислювальної техніки ВНТУ, azarov2@vntu.edu.ua.

Яцик Володимир Євгенійович – студент ВНТУ, yatsyk.ve@gmail.com.